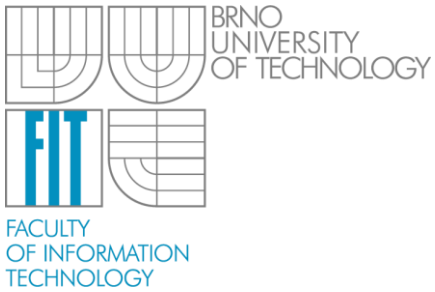
Paměťové prvky

ITP – Technika personálních počítačů



Vysoké učení technické v Brně, Fakulta informačních technologií v Brně
Božetěchova 2, 612 66 Brno

Osnova

- Typy pamětí
  - ROM – *Read Only Memory*
  - PROM – *Programmable* ROM
  - EPROM – *Erasable* PROM
  - EEPROM – *Electrically Erasable* PROM
  - *Flash*
  - RAM – *Random Access Memory*
    - SRAM – *Static* RAM
    - DRAM – *Dynamic* RAM
    - SDRAM – *Synchronous* DRAM
- Vícekanálové paměťové architektury

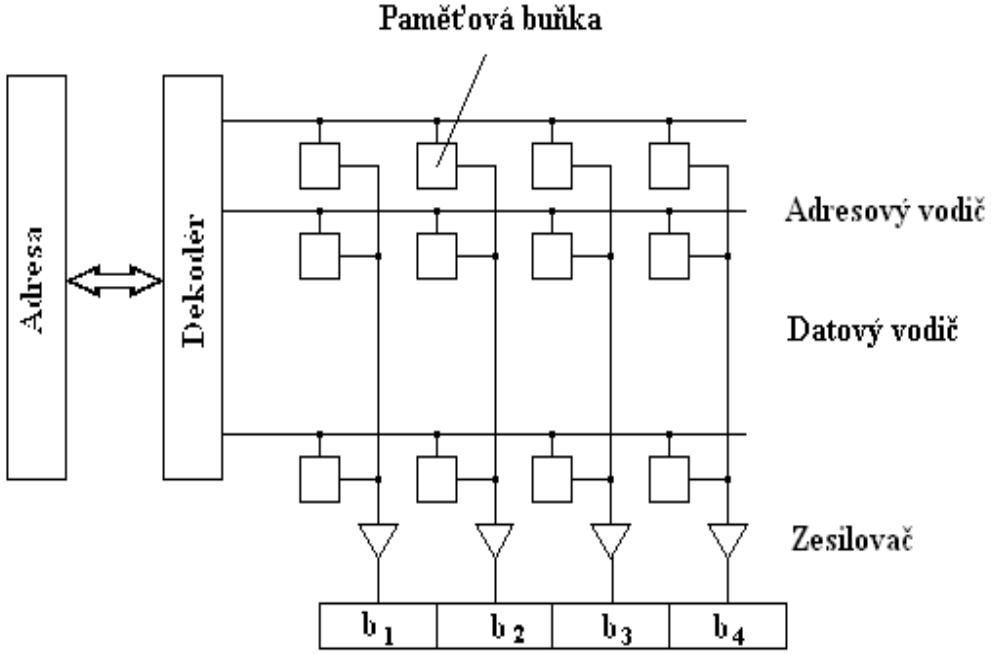
Energeticky závislé paměti / energeticky nezávislé paměti

- Data jsou uchována při odpojení napájecího napětí – **energeticky nezávislá paměť** (non-volatile memory).

- Data nejsou uchována při odpojení napájecího napětí – **energeticky závislá paměť** (volatile memory).

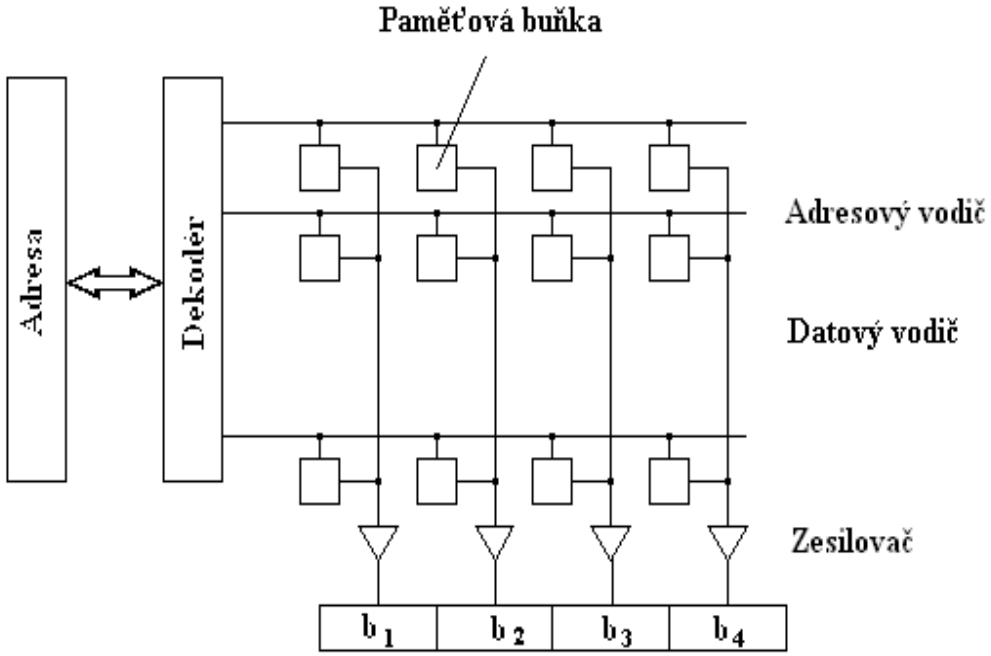
Obecný způsob realizace pamětí

- Interně jsou paměti zapojeny jako matice paměťových buněk.
- Každá buňka má kapacitu jeden bit.
- Takováto buňka tedy může uchovávat pouze hodnotu logická 1 nebo logická 0.



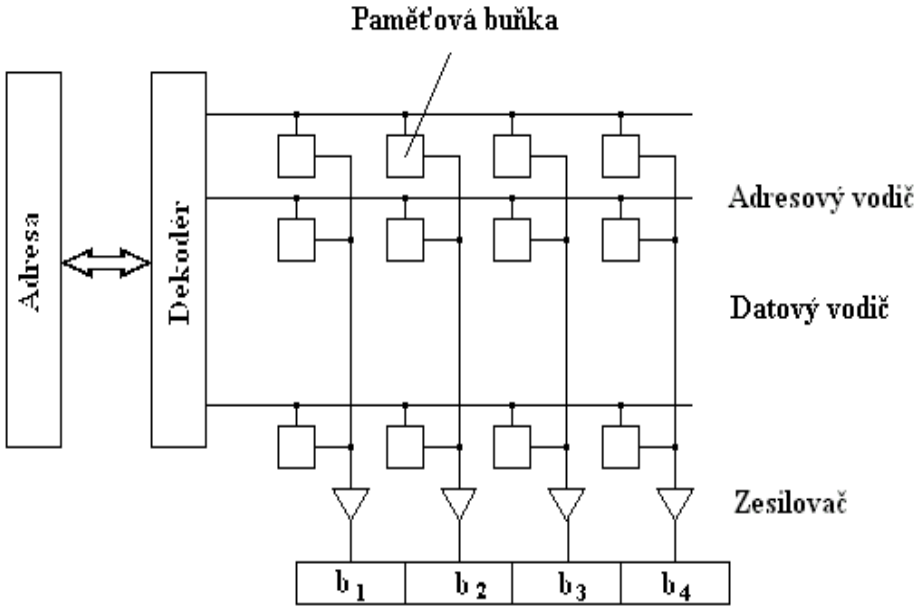
Obecný způsob realizace pamětí

- Přístup do paměti (čtení nebo zápis) - adresa paměťového místa, se kterým se bude pracovat, se přivede na vstup dekodéru.
- Dekodér – výběr jednoho z adresových vodičů podle zadané adresy a nastavení hodnoty logická 1 na tomto vodiči.



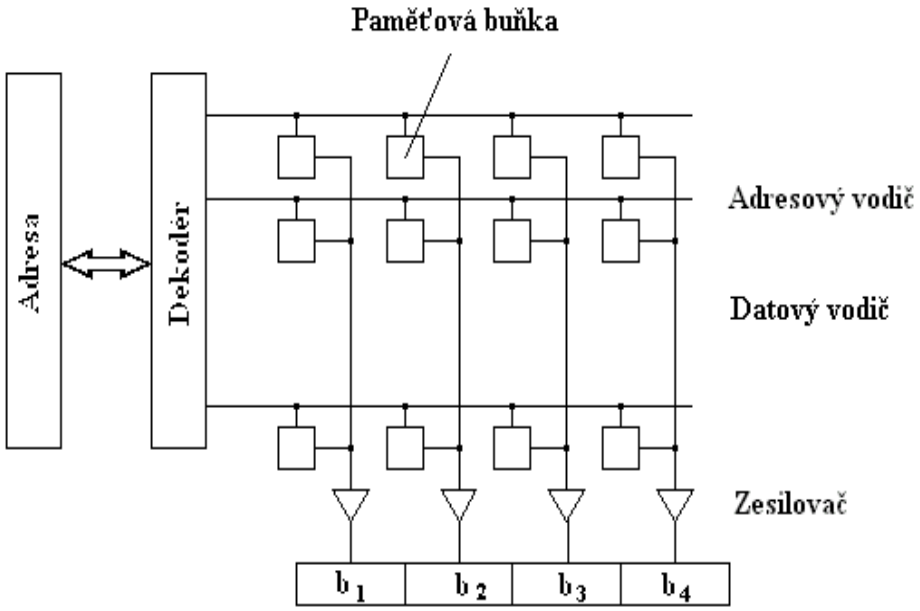
Čtení obsahu adresovaného místa

- Vložení adresy paměťového místa, ze kterého se bude číst, na vstup paměti.
- Podle toho, jak jsou zapojeny jednotlivé paměťové buňky (tzn. jaká informace je v nich uložena), **projde resp. neprojde hodnota logické jedničky z adresového vodiče na datové vodiče**.
- **Zesilovače** – zesílení informace na koncích datových vodičů.
- **Pokud hodnota logická jedna projde z adresového vodiče přes paměťovou buňku => na výstupu obdržíme hodnotu 1. V opačném případě je na výstupu hodnota 0.**



Zápis hodnoty do paměti

- Vložení adresy paměťového místa, do kterého se bude zapisovat, na vstup paměti.
- **Nastavení hodnoty bitů b_1 až b_4** na hodnoty, které se budou do paměti ukládat.
- **Uložení těchto hodnot do paměťových buněk** na řádku odpovídajícím vybranému adresovému vodiči.

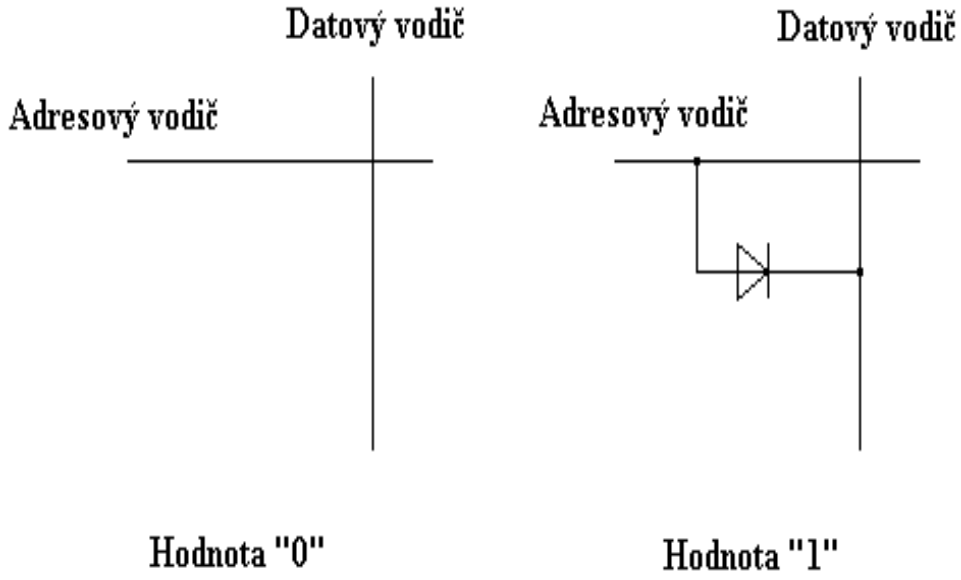


Paměti ROM (*Read Only Memory*)

- **Paměti ROM** jsou paměti, které jsou **určeny pouze pro čtení informací**.
- **Zápis informace do paměti - při výrobě, potom již není možné žádným způsobem jejich obsah změnit.**
- Paměť ROM - **statická, energeticky nezávislá paměť**.

- Při výrobě tohoto typu paměti ROM se používá nejčastěji některá z následujících realizací paměťových buněk:
  - jako dvojice vodičů propojených/nepropojených přes polovodičovou diodu,
  - TTL realizace,
  - MOS realizace.

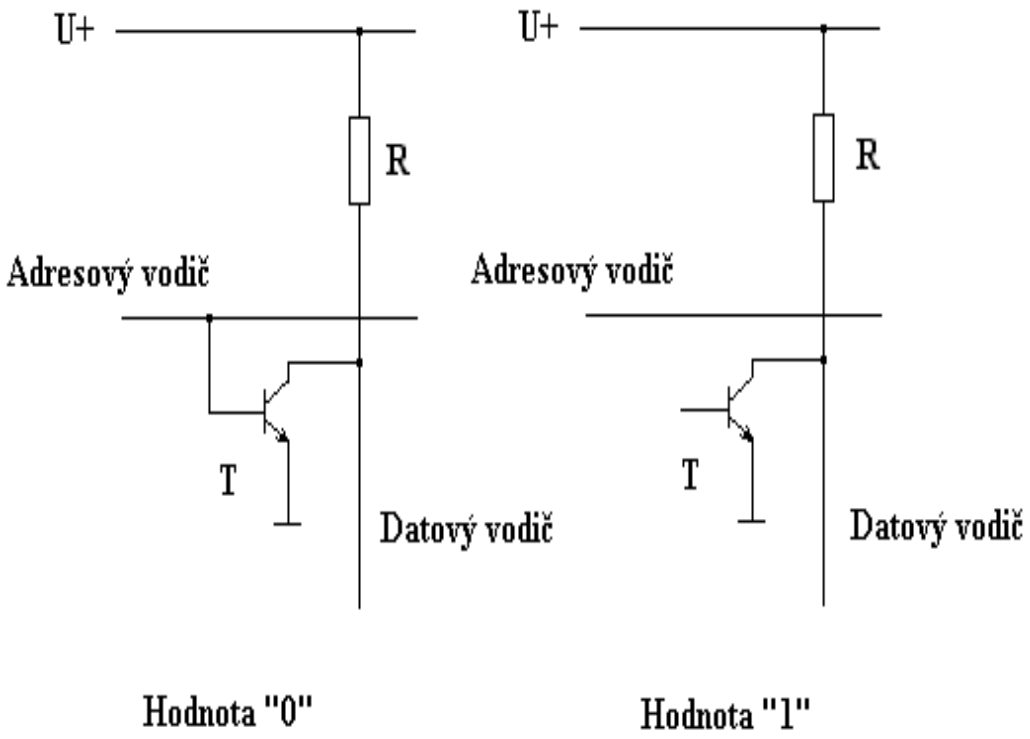
ROM – realizace dvojicí vodičů



1. hodnota „1“ nemůže přejít z adresového vodiče na vodič datový => jedná se o buňku, ve které je permanentně uložena hodnota 0.
2. hodnota „1“ přejde díky zapojení adresového vodiče na datový, ale nikoliv v opačném směru – to by vedlo k jejímu šíření po velké části paměti.

ROM – realizace TTL

- Realizace buňky paměti ROM pomocí tranzistorů v technologii TTL.

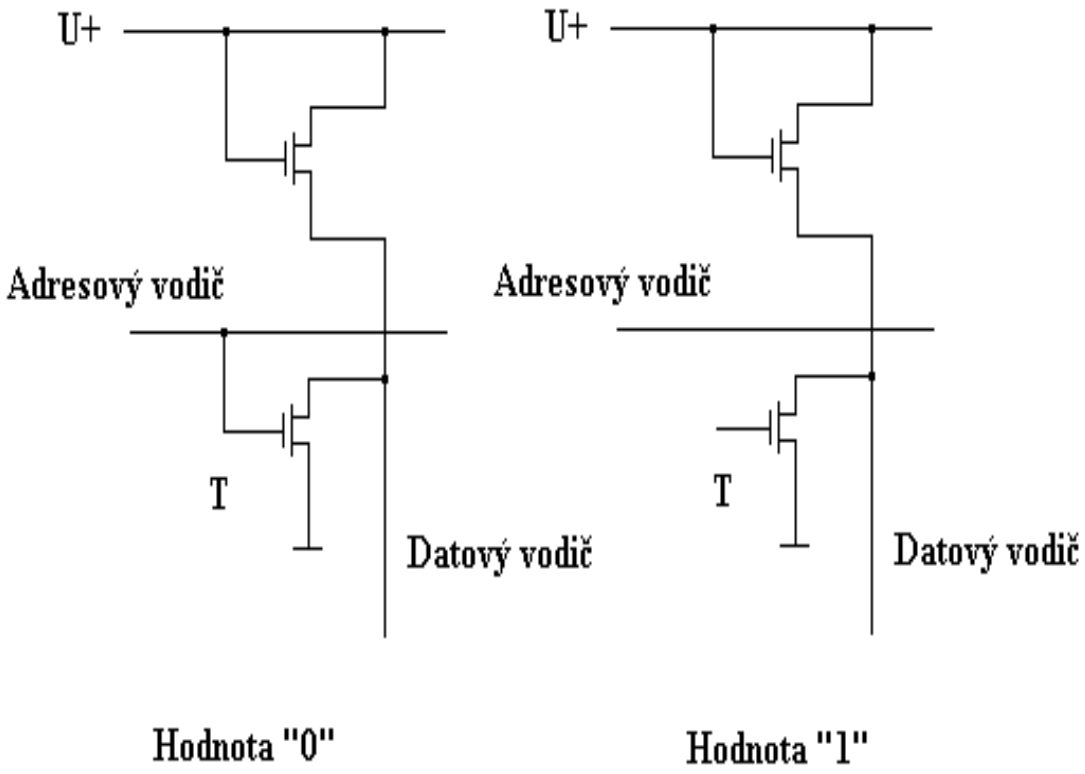


- Na datový vodič je neustále přes odpor **R** přiváděna hodnota logická 1.

ROM – realizace TTL – programování / čtení

- **Programování**:
  - Hodnota „0“ - při programování zůstane adresový vodič spojen s bází tranzistoru.
  - Hodnota „1“ - propojka mezi adresovým vodičem a bází tranzistoru se zruší.
- **Čtení**:
  - Buňka naprogramována na hodnotu „0“ – na adresový vodič se vloží „1“ – tranzistor se otevře => na datový vodič se vloží hodnota „0“ (zem – emitor).
  - Buňka naprogramována na hodnotu „1“ – na adresový vodič se vloží „1“ – tranzistor zůstane zavřený (protože báze není propojena s adresovým vodičem) - na datové vodiči zůstane hodnota „1“.

ROM – realizace MOS



- Tranzistory připojené k napájecímu vodiči plní pouze úlohu rezistorů podobně jako v případě TTL.
- Stejný princip činnosti jako v případě TTL.

ROM – Výskyt v PC

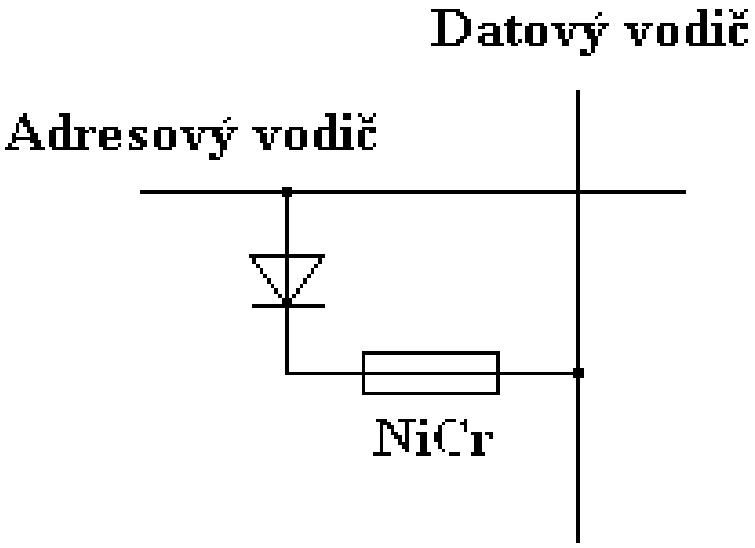
- Výskyt v PC:
  - systémový BIOS, dříve ROM BIOS,
  - BIOS jiných adaptérů (*firmware*) – např. pevný disk,
  - generátory znaků v grafickém adaptéru.

- Dnes už se u PC setkáme s pamětí typu ROM velmi ojediněle.

PROM (*Programable Read Only Memory*)

- Paměť PROM (někdy i OTPROM – *One Time* PROM) neobsahuje po vyrobení žádnou pevnou informaci a **je až na uživateli, aby provedl příslušný zápis informace**.
- Tento **zápis je možné provést pouze jednou** a poté již paměť slouží stejně jako paměť ROM.
- Paměti PROM představují **statické a energeticky nezávislé paměti.**
- Možnost realizace – stejně jako u paměti ROM - při výrobě je vyrobena matice obsahující adresové vodiče, které jsou spojené s datovými vodiči přes polovodičovou diodu a tavnou pojistku z niklu a chromu (NiCr).

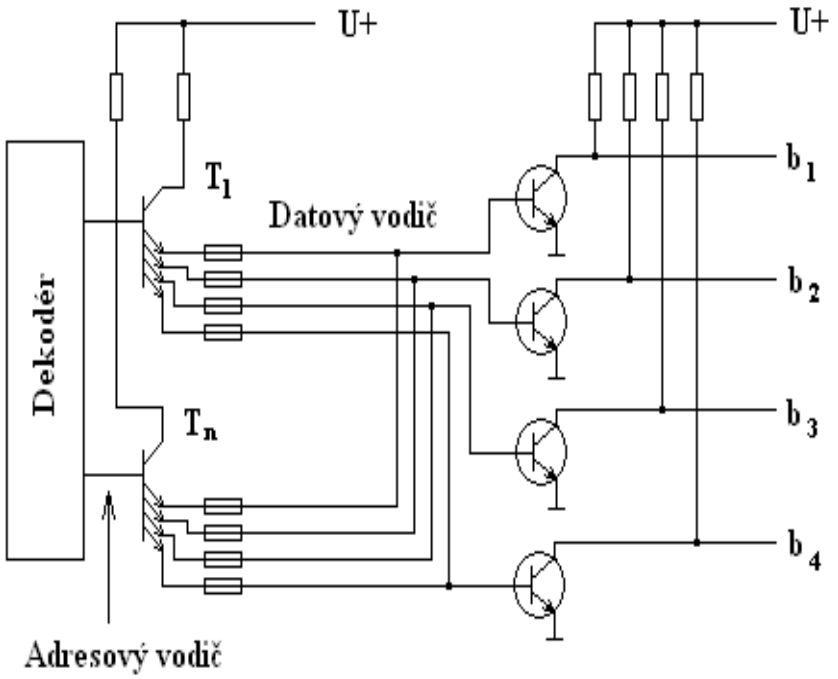
PROM – realizace, programování



- **Zápis informace se provádí vyšší hodnotou elektrického proudu** (cca 10 mA), která způsobí **přepálení tavné pojistky** a tím i definitivně zápis hodnoty 0 do příslušné paměťové buňky.

PROM – realizace pomocí multiemitorových tr.

- Realizace paměti typu PROM pomocí bipolárních multiemitorových tranzistorů.



- Takto realizovaná paměť PROM obsahuje pro každý adresový vodič jeden **multiemitorový tranzistor**.
- Počet emitorů = počet datových vodičů.

PROM – čtení

- Na příslušný adresový vodič je přivedena hodnota logická 1 => víceemitorový tranzistor se otevře => ve směru kolektor emitor začne procházet elektrický proud.

- **Tavná pojistka je průchozí** => procházející proud otevře tranzistor, který je zapojen jako invertor => **na výstupu je přečtena hodnota 0**.

- **Tavná pojistka byla při zápisu přepálena** (tzn. je neprůchozí) => nedojde k otevření tranzistoru a **na výstupu je přečtena hodnota 1**.

PROM

- Paměť PROM pracující na tomto principu má po svém vyrobení ve všech buňkách zapsánu hodnotu 0 a při jejím programování se do některých buněk **přepálením tavné pojistky zapíše hodnota 1**.

- Výskyt PROM:
  - Uložení sériového čísla,
  - Firmware,
  - …

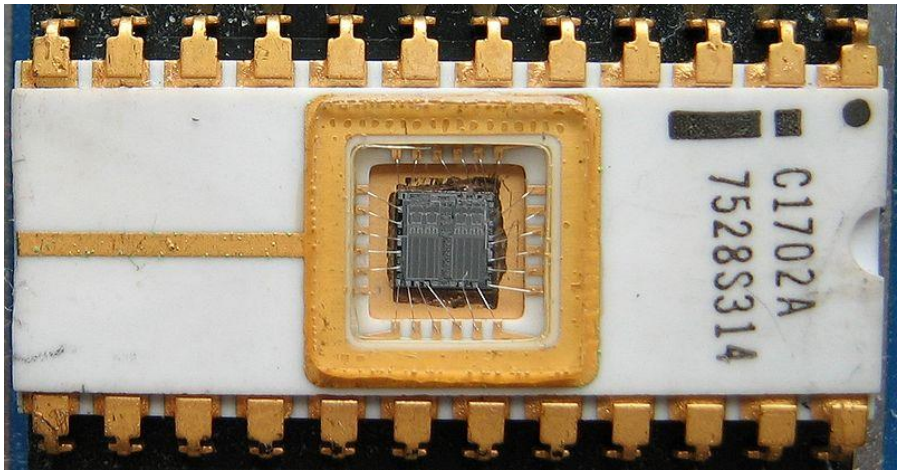
EPROM (*Eraseable Programable Read Only Memory*)

- Paměť EPROM je statická, energeticky nezávislá paměť, do které **může uživatel provést zápis**.
- Zapsané informace je možné **vymazat působením ultrafialového záření**.
- Tyto paměti jsou realizovány pomocí speciálních unipolárních tranzistorů, které jsou schopny na svém přechodu udržet elektrický náboj po dobu až několika let.
- Zapojení jedné buňky paměti EPROM je podobné jako u paměti EEPROM (viz dále).

- Výskyt v PC:
  - např. jako generátory znaků (dříve).

EPROM - mazání

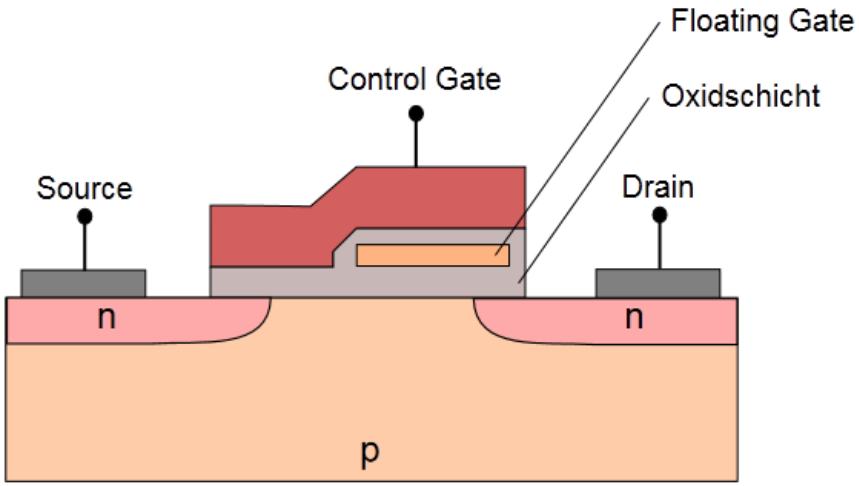
- Náboj lze vymazat právě působením UV záření.
- Paměti EPROM jsou charakteristické **malým okénkem v pouzdře integrovaného obvodu** obsahujícího tuto paměť.
- Pod okénkem je umístěn vlastní paměťový čip a to je místo, na které směřuje při vymazávání zdroj UV záření.
- Při užívání bývá tento otvor většinou přelepen ochranným štítkem, aby nedocházelo ke ztrátám informace vlivem UV záření v ovzduší.



EEPROM (Electrically Eraseable PROM)

- Tento typ paměti má podobné chování jako paměti EPROM, tj. jedná se o **statickou, energeticky nezávislou paměť**, kterou je možné naprogramovat a později z ní informace vymazat.
- Výhodou oproti EPROM pamětem je, že **vymazání se provádí elektricky** a nikoliv pomocí UV záření, čímž odpadá nepohodlná manipulace s pamětí při jejím mazání.
- Při výrobě pamětí EEPROM se používá speciálních tranzistorů vyrobených technologií **MNOS** (*Metal Nitrid Oxide Semiconductor*).
- Jedná se o tzv. **floating-gate** tranzistory, na jejichž řídicí elektrodě je nanesena vrstva nitridu křemíku (Si_3N_4) a pod ní je umístěna tenká vrstva oxidu křemičitého (SiO_2).

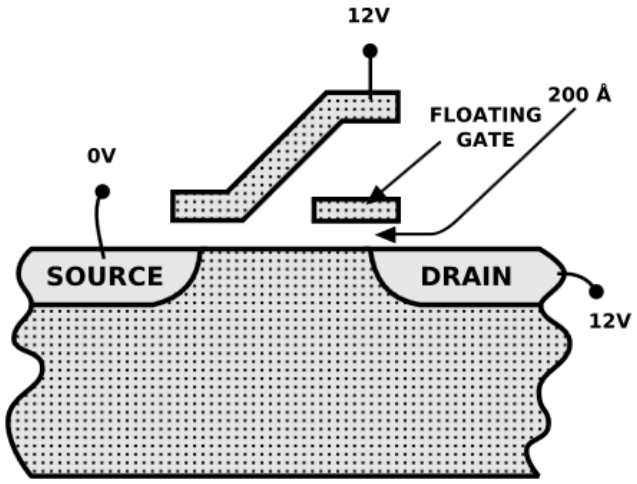
EEPROM - realizace



- Jedno hradlo je ovládací (CG - *control gate*), druhé je plovoucí (FG - *floating gate*), izolované od okolí vrstvou oxidu.
- Protože je FG izolované, všechny elektrony na něj přivedené jsou zde „uvězněny“.
- Když jsou na FG elektrony, modifikují (částečně ruší) elektrické pole přicházející z CG, což modifikuje prahové napětí (U_t) buňky.

EEPROM - zápis

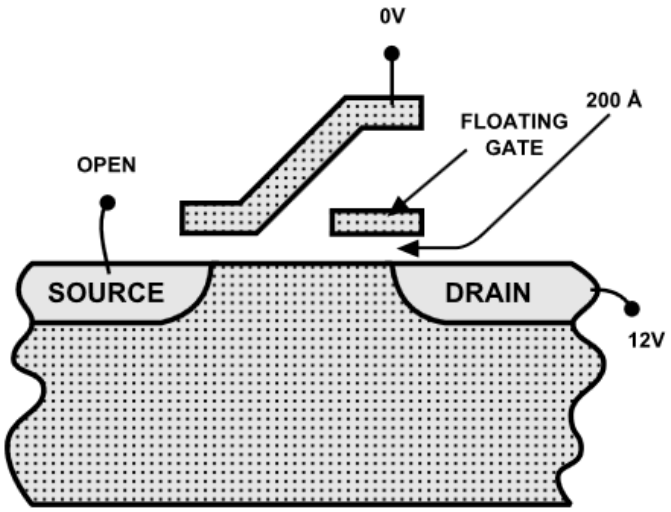
- Mezi *source* a *drain* protéká proud elektronů, některé elektrony překonají izolační mezeru a přeskočí na *floating gate* (*hot electron injection*).



- Přivedení velkého napětí na CG poskytne dostatečně silné elektrické pole pro přeskočení elektronů na FG.

EEPROM - mazání

- Přivedením napětí mezi *drain* a *control gate* dojde k tunelovému jevu a elektrony z *floating gate* jsou odsáty.



- U EEPROM pamětí probíhá mazání každé buňky zvlášť (jedná se o časově poměrně náročnou operaci).

EEPROM – čtení, nevýhody

- Tranzistor s malým napětím na FG se otevře a vede elektrický proud do datového vodiče, zatímco tranzistor s velkým napětím zůstane uzavřen.

- Počet přepsání je omezen na cca 10^6 cyklů. Důvodem je postupný přesun tunelovaných (vložených) elektronů do oxidu křemíku v řídící elektrodě, čímž se zmenšuje rozdíl mezi prahovými napětími pro log. 0 a 1. Buňka tak zůstává trvale v log. 1.
- V průběhu času se také náboj ztrácí, avšak při pokojové teplotě výrobci většinou garantují výdrž 10 let nebo více.

- *Flash* paměti jsou obdobou pamětí EEPROM.
- Jedná se o paměti, které je **možné naprogramovat** a které **jsou statické** a **energeticky nezávislé**.
- Vymazání se provádí elektrickou cestou, jejich přeprogramování je možné provést přímo v počítači.
- Paměť typu *Flash* tedy **není nutné před vymazáním (naprogramováním) z počítače vyjmout a umístit ji do speciálního programovacího zřízení**.

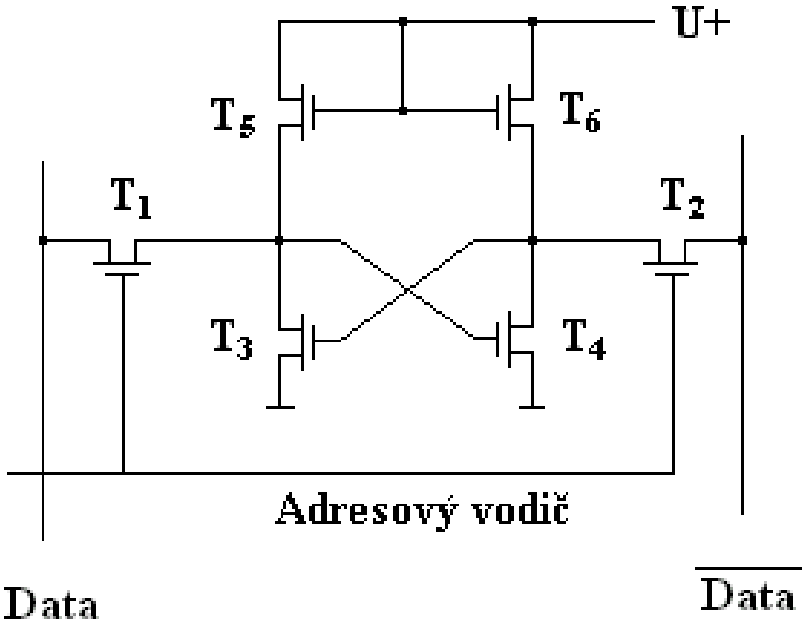
- Hlavní rozdíl spočívá v mazání po blocích, což značně urychluje zápis.
- Další rozdíl je v konkrétním zapojení buněk (NAND *Flash*).

Paměti RAM (*Random Access Memory*)

- Paměti RAM jsou určeny pro zápis i pro čtení dat.
- **Jedná se o paměti, které jsou energeticky závislé.**
- Podle toho, zda jsou dynamické nebo statické, jsou dále rozdělovány na:
  - **DRAM** - Dynamická RAM,
  - **SRAM** - Statická RAM.

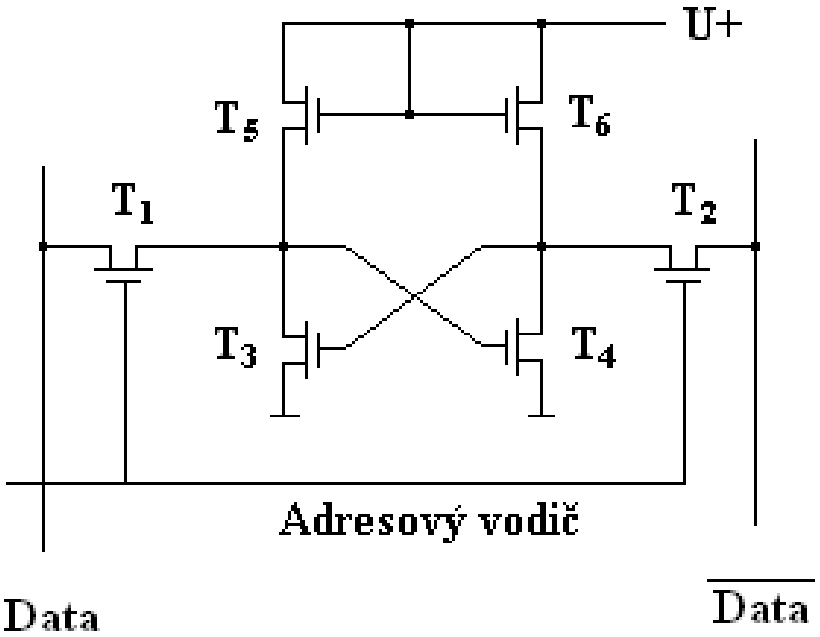
Paměti SRAM (*Static Random Access Memory*)

- Paměti SRAM uchovávají informaci v sobě uloženou **po celou dobu, kdy jsou připojeny ke zdroji elektrického napájení**.
- **Paměťová buňka SRAM je realizována jako bistabilní klopný obvod**, tj. obvod, který se může nacházet vždy v jednom ze dvou stavů, které určují, zda v paměti je uložena 1 nebo 0.



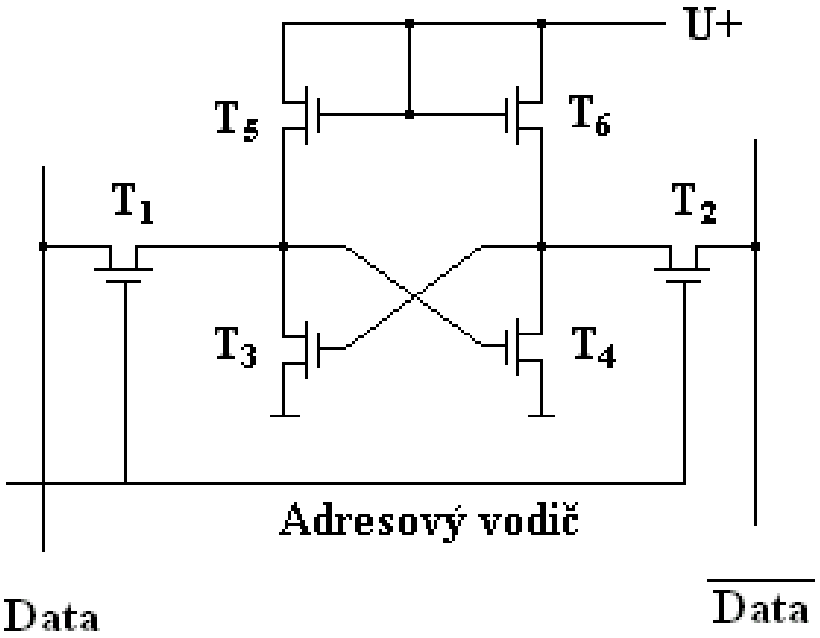
SRAM – paměťová buňka

- U SRAM pamětí se používá dvou datových vodičů.
- Vodič Data je určený k zápisu do paměti.
- Vodič označený jako -Data se používá ke čtení.
- Hodnota na tomto vodiči je vždy opačná než hodnota uložená v paměti => na konci procesu čtení je nutno ji ještě negovat.



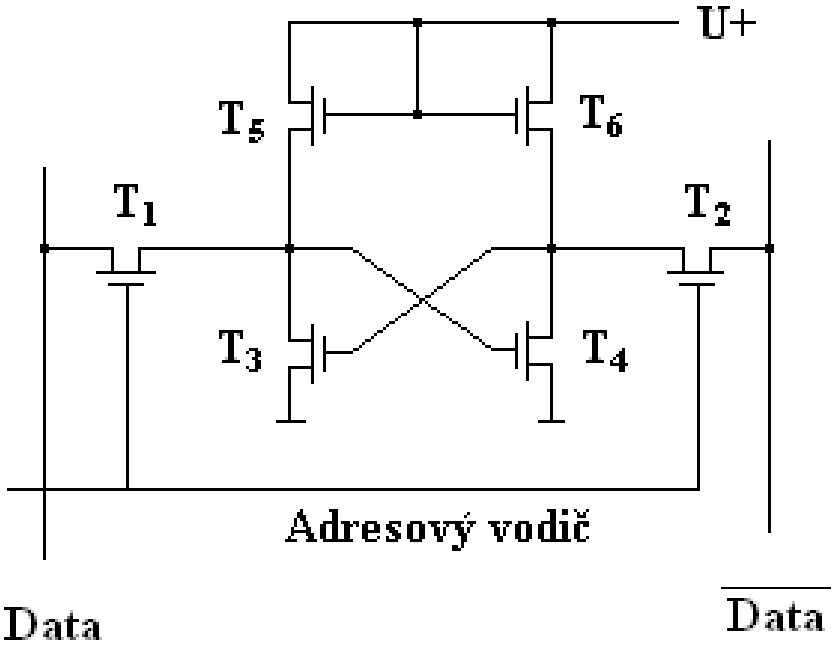
SRAM - zápis

- Při zápisu se na adresový vodič umístí hodnota logická 1, na vodič Data se přivede zapisovaná hodnota (např. 1).
- Tranzistor T_1 se otevře => jednička na vodiči Data otevře tranzistor T_4 => uzavře se tranzistor T_3.
- Tento stav obvodu představuje uložení hodnoty 1 do paměti.



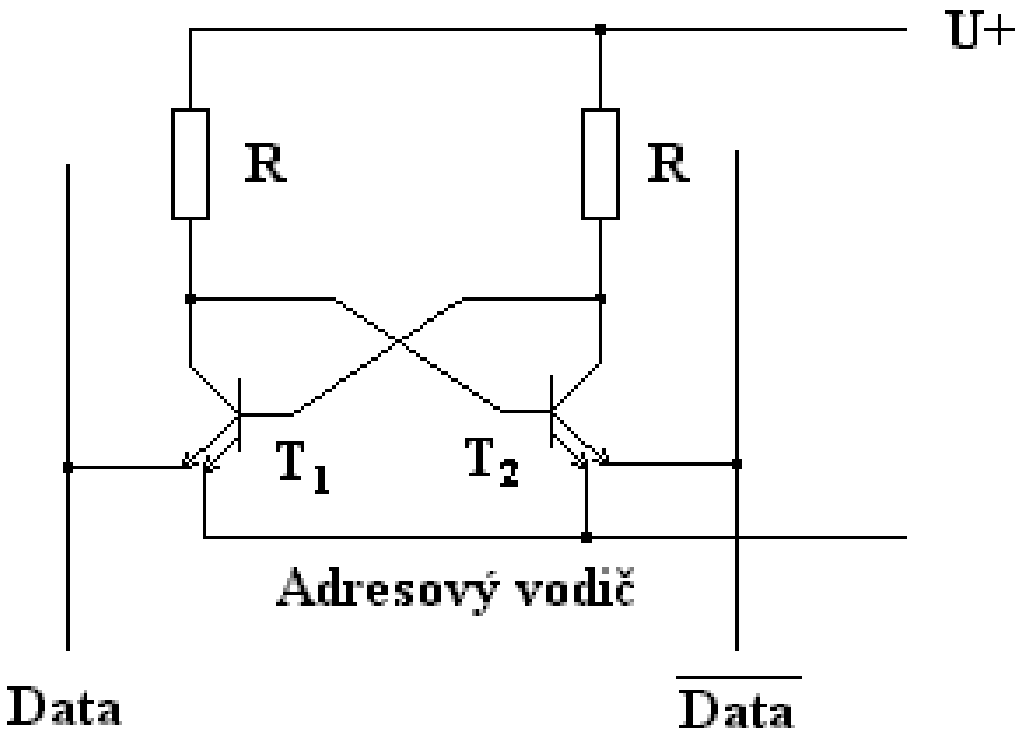
SRAM - čtení

- Čtení - na adresový vodič je přivedena hodnota logická 1 => otevřou se tranzistory T_1 a T_2.
- Jestliže byla v paměti zapsána hodnota 1, je tranzistor T_4 otevřen (tj. na jeho výstupu je hodnota 0), čtenou hodnotu obdržíme na vodiči -DATA.



- Tranzistory T_5 a T_6 plní pouze funkci rezistorů.

- Paměti SRAM je možné uskutečnit i v technologii TTL. Buňka takovéto paměti pracuje na podobném principu jako buňka v technologii MOS.



SRAM – výhody/nevýhody

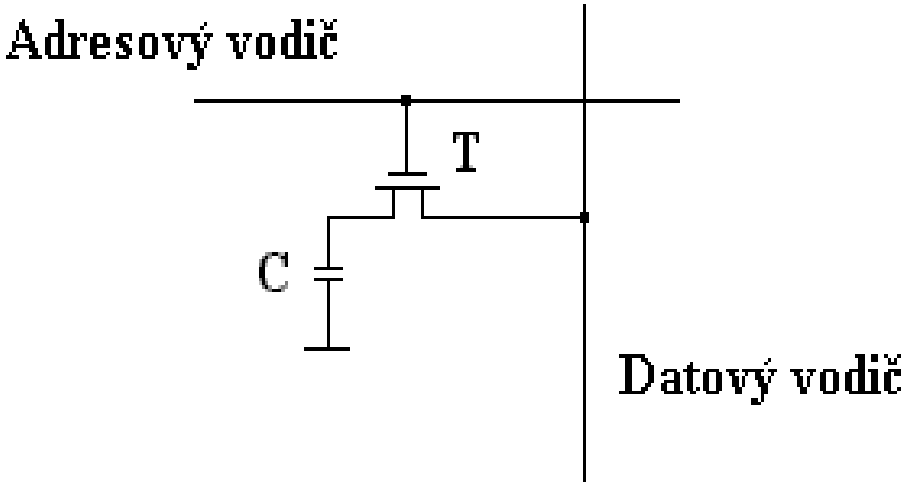
- **Paměti SRAM jsou výhodné zejména pro svou nízkou přístupovou dobu 5 - 20 ns** (v katalozích uváděno jako access time).
- Nevýhoda - **vyšší složitost a z toho plynoucí vyšší výrobní náklady**.
- V současné době jsou paměti SRAM používány především pro realizaci **pamětí typu cache** (RVP), jejichž **kapacita je ve srovnání s operační pamětí několikanásobně nižší, rychlost a cena jsou vyšší**.

SRAM – novější typy pamětí

- **DDR (*Double Data Rate*) SRAM**
  - 1 hodinový signál, 1 datová sběrnice (*Common I/O*).
  - Přenos dat na nástupnou i sestupnou hranu hodinového signálu (2 datová slova v jednom cyklu `CLK`).
- **QDR (*Quad Data Rate*) SRAM**
  - 2 hodinové signály, 2 separátní datové sběrnice pro čtení a zápis, každá v režimu DDR (*Separate I/O*).
  - Iluze souběžného čtení a zápisu, interně ale paměť disponuje jen 1 portem – operace jsou pipelinovány, ale stále sekvenční.
  - QDR není 2x rychlejší jako DDR, ale 100% efektivnější pro prokládané zápisy a čtení.
  - Navrhnutá pro vysokorychlostní síťové aplikace.

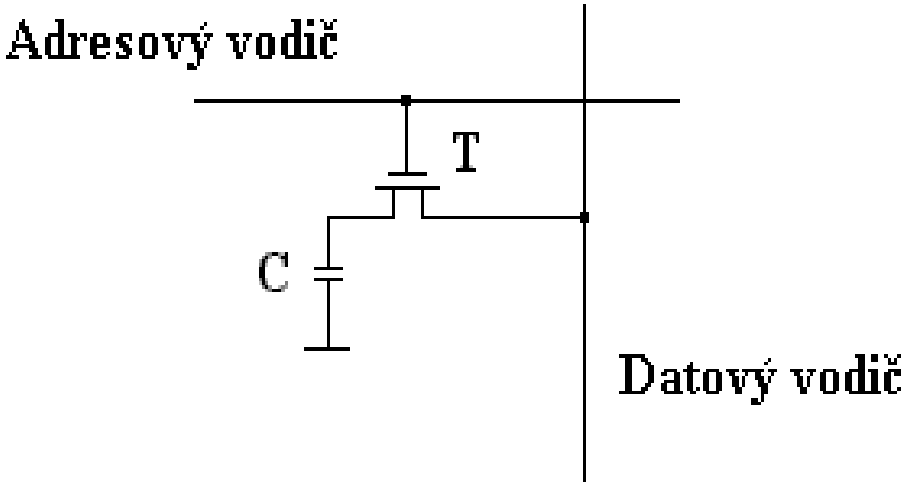
DRAM (*Dynamic Random Access Memory*)

- Informace je uložena **pomocí elektrického náboje na kondenzátoru**.
- Tento **náboj má tendenci vybíjet se** i v době, kdy je paměť připojena ke zdroji elektrického napájení => je nutné periodicky provádět tzv. ***refresh***, tj. oživování paměťové buňky.
- Tuto funkci plní některý z obvodů čipové sady.



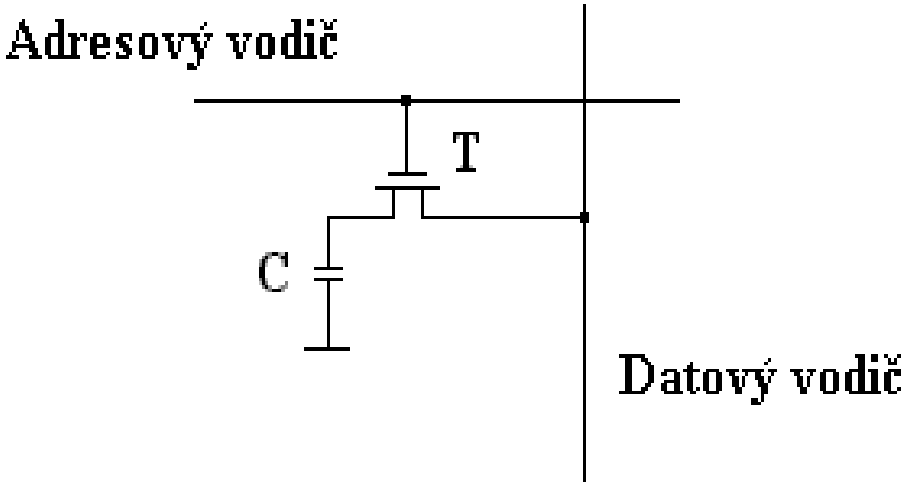
DRAM - zápis

- Při zápisu se na adresový vodič přivede hodnota logická 1 => tranzistor T se otevře.
- Na datovém vodiči je umístěna zapisovaná hodnota (např. 1), tato hodnota projde přes otevřený tranzistor a **nabije kondenzátor**.
- V případě zápisu nuly dojde pouze k případnému **vybití kondenzátoru** (pokud byla dříve v paměti uložena hodnota 1).



DRAM - čtení

- Při čtení je na adresový vodič přivedena hodnota logická 1, která způsobí otevření tranzistoru T.
- Jestliže byl kondenzátor nabitý, zapsaná hodnota přejde na datový vodič.
- Tímto čtením však dojde k vybití kondenzátoru a zničení uložené informace => buňka je **destruktivní při čtení** a přečtenou hodnotu je nutné opět do paměti zapsat.



DRAM – výhody/nevýhody

- **Buňka paměti DRAM je velmi jednoduchá a dovoluje vysokou integraci a nízké výrobní náklady => je používána k výrobě operačních pamětí (ve srovnání se SRAM nižší spotřeba, nižší cena / bit, vyšší hustota – větší kapacita)** .
- Nevýhoda - vyšší **přístupová doba** (60 - 70 ns) způsobená nutností provádět refresh a časem potřebným k nabití a vybití kondenzátoru.

- **SDRAM (*Synchronous* DRAM)**
  - Operace jsou synchronizovány, přenosy dat se odehrávají na jednu z hran synchronizačního signálu (SDR – *Single Data Rate*).

- **DDR (*Double Data Rate*) SDRAM**
  - Přenos dat **na nástupní i sestupní hranu** synchronizačního signálu (**2** datová slova v jednom cyklu).
  - 2x zvýšení výkonu bez nutnosti zvyšování frekvence sběrnice.
  - Druhy DDR pro různé frekvence sběrnice: DDR-200 (100 MHz), DDR-266 (133 MHz), DDR-333 (166 MHz), DDR-400 (200 MHz), atd.

- **DDR2 SDRAM**
  - Zjednodušen protokol sběrnice pro podporu vysokorychlostních operací.
  - Přenos **4** datových slov v jednom cyklu.
  - Druhy DDR2 pro různé frekvence sběrnice: DDR2-400 (200 MHz), DDR2-533 (266 MHz), DDR2-667 (333 MHz), DDR2-800 (400 MHz), DDR2-1066 (533 MHz).

DRAM – novější typy pamětí

- **DDR3 SDRAM**
  - Přenos **8** datových slov v jednom cyklu.
  - Druhy DDR3 pro různé frekvence sběrnice: DDR3-800 (400 MHz), DDR3-1066 (533 MHz), DDR3-1333 (666 MHz), DDR3-1600 (800 MHz), DDR3-1866 (933 MHz), DDR3-2133 (1066 MHz), **DDR3-3000(+) (1500 MHz) – frekvenční strop.**

- **DDR4 SDRAM**
  - Očekávaný nástupce už v r. 2013, desktopy a notebooky 2014.
  - První plánovaný modul DDR4-2133.
  - Změna topologie – 1 paměťový modul na 1 kanál řadiče.

Další typy pamětí

- **GDDR (*Graphic Double Data Rate*)**
  - Paměť navrhnutá pro grafické karty, založena na podobném principu jako DDR SDRAM.
  - Varianty GDDR2, GDDR3, GDDR4, GDDR5.

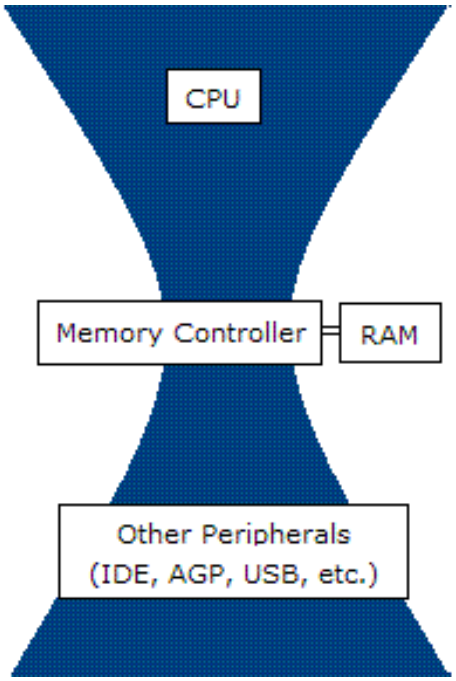
- **Paměti s ECC (*Error Correction Code*)**
  - Skupina paměťových modulů, které jsou schopny ve vlastní režii **opravit** všechny 1-bitové chyby a **detekovat** všechny 2-bitové chyby v přenosu dat (Hammingova vzdálenost = 4).
  - Pro DIMM paměťové moduly, šířka 72b (64b data, 8b parita).
  - Vyšší cena, nutná podpora v řadiči.

Osnova

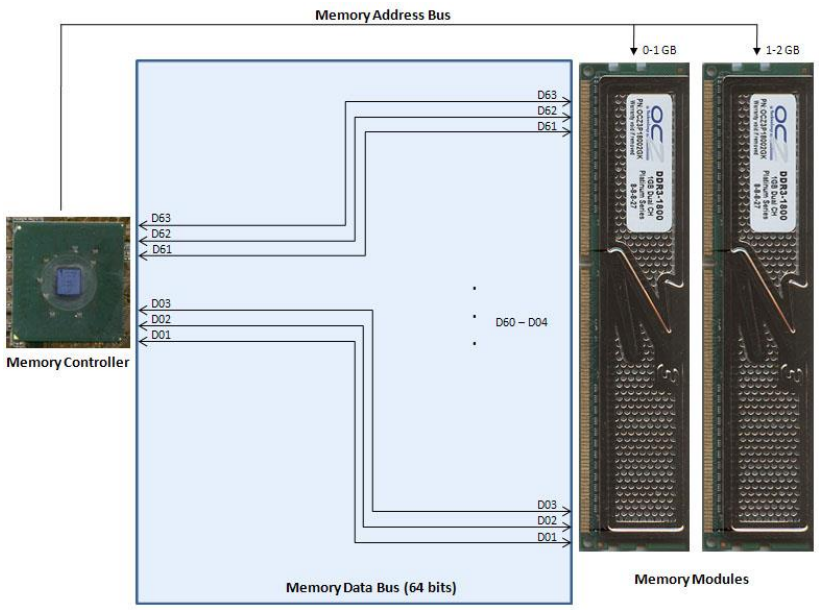
- Typy pamětí
  - ROM – *Read Only Memory*
  - PROM – *Programmable* ROM
  - EPROM – *Erasable* PROM
  - EEPROM – *Electrically Erasable* PROM
  - *Flash*
  - RAM – *Random Access Memory*
    - SRAM – *Static* RAM
    - DRAM – *Dynamic* RAM
    - SDRAM – *Synchronous* DRAM
- Vícekanálové paměťové architektury

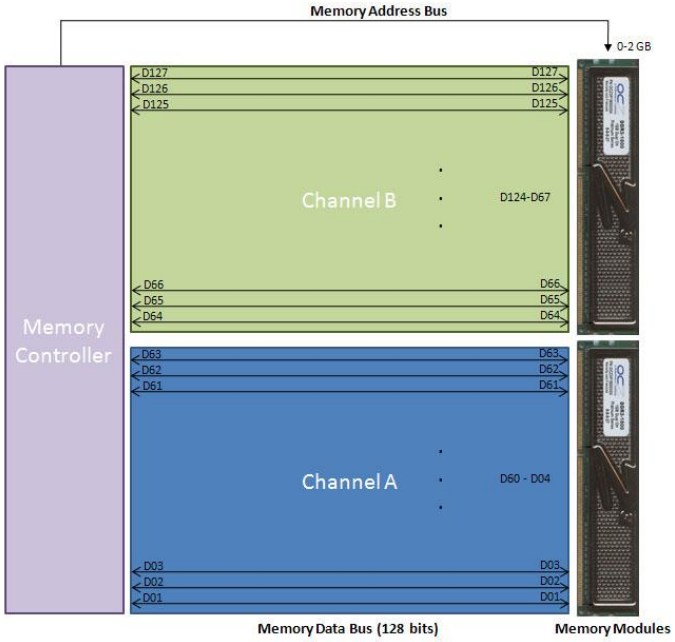
Vícekanálové paměťové architektury

- Technologie, která zvyšuje přenosovou rychlost dat mezi pamětí a řadičem přidáním více komunikačních kanálů.
- Úzké místo:



- **Dvoukanálové architektury**
  - Nutná podpora v základní desce (výrobci Intel, AMD).
  - Separátní kanály pro připojení jednotlivých paměťových modulů (např. DDR, DDR2, DDR3 SDRAM) s řadičem – zvýšení propustnosti.
  - Podpora pro *multi-threading* a *multi-core* procesory.





- **Tříkanálové architektury**
  - Podpora v Intel LGA1366, Core i7.
  - Prokládaný režim – rovnoměrné rozložení zátěže mezi jednotlivé kanály.
  - Paměťové moduly musí být identické v kapacitě i rychlosti.
  - Možnost obsadit jenom 2 kanály - dvoukanálová architektura.

- **Čtyřkanálové architektury**
  - Podpora v Intel LGA2011, AMD G34.
  - Paměťové moduly musí být identické v kapacitě i rychlosti.
  - Možnost obsadit jenom 2, 3 kanály – dvou/tří kanálová architektura.

Děkuji Vám za pozornost!