

Paměti personálních počítačů, vývoj pojmů, technologie, organizace

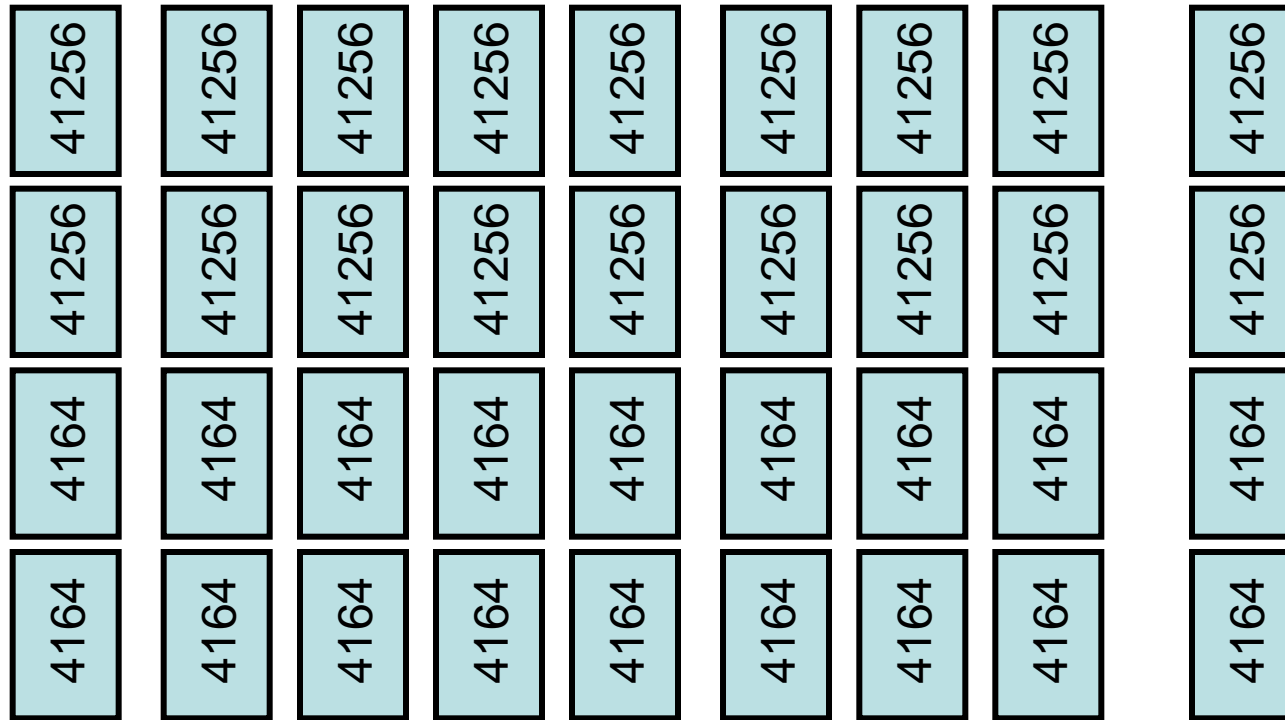
Cíl přednášky

- Popsat architektury vnitřních pamětí personálních počítačů.
- Zabývat se vývojem pojmů, technologií, organizací.
- Vývoj technologie paměťových modulů (paměťový prvek v. paměťový modul).

První typy pamětí – počítač XT

- **Paměťové prvky byly zabudovány do systémové desky**
 - Celková nainstalovaná kapacita – 640 kB (adresová sběrnice 20 bitů: A0 – A19 => možnost pracovat až s 1 MB paměti).
 - Paměť rozdělena na segmenty 0 – 9, každý kapacity 64 kB.
 - Vybavovací doba paměťových prvků – více jak 100 ns.
 - Důležité: video paměť nebyla součástí operační paměti (zobrazovaná data by se přenášela přes konektor systémové sběrnice), byla fyzicky přítomna na grafickém adaptéru (kapacita 64 kB – 256 kB)
 - Snaha o instalaci vyšší kapacity – instalace paměti do desky přístupné přes konektor systémové sběrnice – byla na to dokonce norma.

Příklad organizace paměti kapacity 640 kB



4 banky: 2 banky 256 KB = 512 KB, 2 banky 64 kB = 128 kB

1 sloupec - 256 kB RAM + 256 kbitů parita/64 kB RAM + 64 kbitů parita, celkem 640 kB RAM + 640 kbitů parita

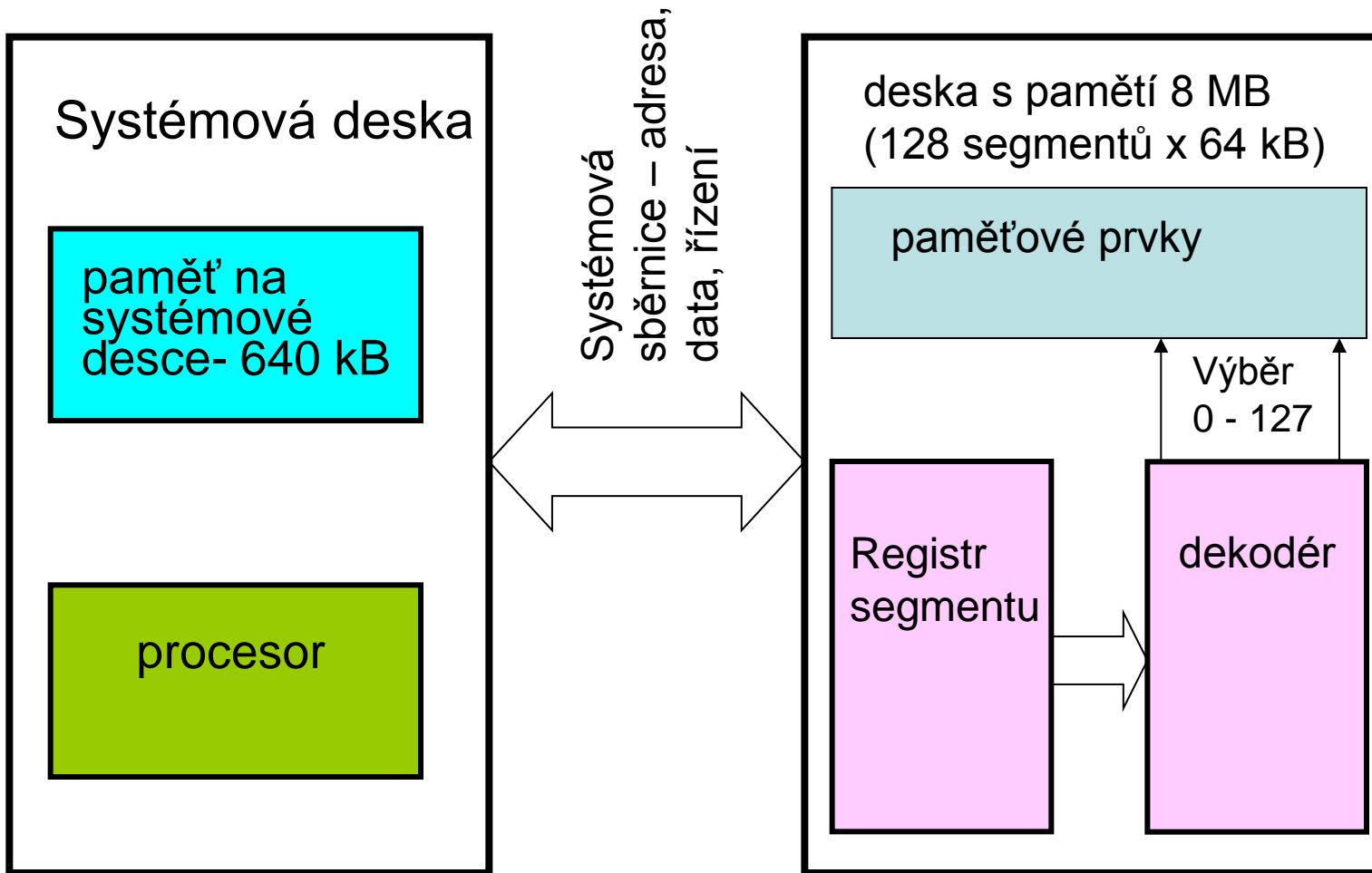
Prvek 41256: organizace 256k x 1 bit

Prvek 4164: organizace 64k x 1 bit

Instalace vyšší kapacity než je dáno adresovým prostorem procesoru

- Situace v PC XT – procesor měl 20 bitů na adresování paměti (1 MB), potřebujeme zpřístupnit např. 8 MB (20 bitů = 1 MB).
- Řešení: 8 MB paměti zabudujeme do samostatné desky přístupné přes systémovou sběrnici.
- Tuto desku vybavíme její vlastní systémovou sběrnici – datovou i adresovou.
- 8 MB paměti rozdělíme na segmenty – třeba stejné kapacity jako segmenty v rozsahu 0 – 640 kB (segmenty kapacity 64 kB).
- Paměť 8 MB doplníme o obvody, jimiž tyto bloky zpřístupníme.
- Důležitý prvek – registr, který ukazuje na začátek oblasti 64 kB, z níž mají být získána data (přes systémovou sběrnici do něj můžeme zapisovat).
- Registr je programovatelný – je možné do něj vložit adresu – ukazatel na začátek segmentu.

Praktická realizace

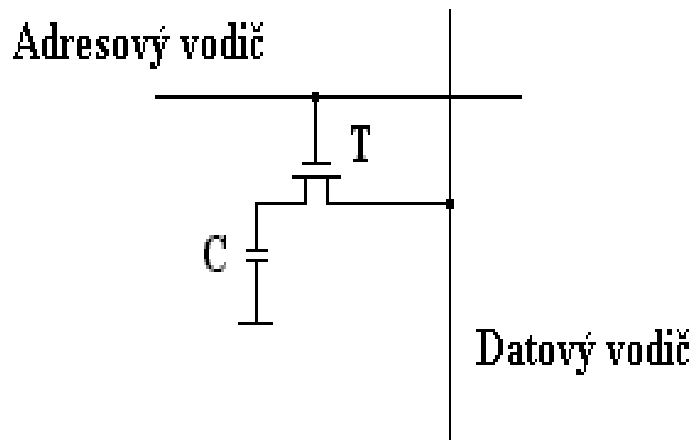


Praktická realizace - komentář

- 8 MB paměti – 23 bitů
- Adresace segmentu – 7 bitů.
- Výstup dekodéru – signály „vyber segment“ – celkem 128, každý z nich je přiveden na vstupy CS (chip select) všech prvků, které patří do konkrétního adresovaného segmentu => v konkrétním kroku je adresován (vybrán) jediný segment.
- Adresace slabiky v rámci segmentu – 16 bitů – ta je na vstup paměti přenášena přes systémovou sběrnici.
- Na tyto adresy reagují paměťové prvky pouze vybraného segmentu – přes systémovou sběrnici (její datovou část) se čtená data přenášejí do procesoru (nebo naopak).
- Řízení – zápis/čtení – signály systémové sběrnice.
- V terminologii PC se hovořilo o **rozvinuté paměti** (expanded memory).
- Je to technika využitelná vždy, kdy máme k dispozici jistý adresový prostor (daný počtem bitů) a potřebujeme zpřístupnit paměťovou kapacitu větší než umožňuje počet bitů.

Praktická realizace - komentář

- Fyzická realizace – samostatné paměťové prvky (integrované obvody), nikoliv paměťové moduly.
- Paměťový prvek – prvek typu DRAM - transistor s kondensátorem – nutnost realizovat cykly obnovení.
- Paměť v tomto provedení je asynchronní, řízena signály CAS, RAS, v komunikaci nejsou synchronizační pulsy, na rozdíl od SDRAM



Vlastnosti:

Jednoduchý prvek => vyšší hustota prvků – vyšší kapacity – nižší cena/bit.

Technologie MOS => menší odběr, menší rychlost (v porovnání např. s bipolárními technologiemi).

Nepříjemnost – nutnost obnovování informace.

Zobecnění požadavků na paměť v architektuře počítače

- Hledisko – „vzdálenost“ od procesoru (v rámci architektury).
- O paměti, která je v architektuře „blíže“ procesoru, platí:
 - je rychlejší,
 - má nižší hustotu (počet bitů/jednotka plochy),
 - má vyšší cenu/bit,
 - má vyšší odběry ze zdroje,
 - je tak předurčena k realizaci menších kapacit.
- Tyto skutečnosti budeme dokumentovat později na alternativě počítače s operační pamětí na bázi prvků DRAM a rychlé vyrovnávací paměti s prvky SRAM.
- Extrémní příklad: střadač (tzn. registr, který je v podstatě součástí procesoru) a disková paměť.

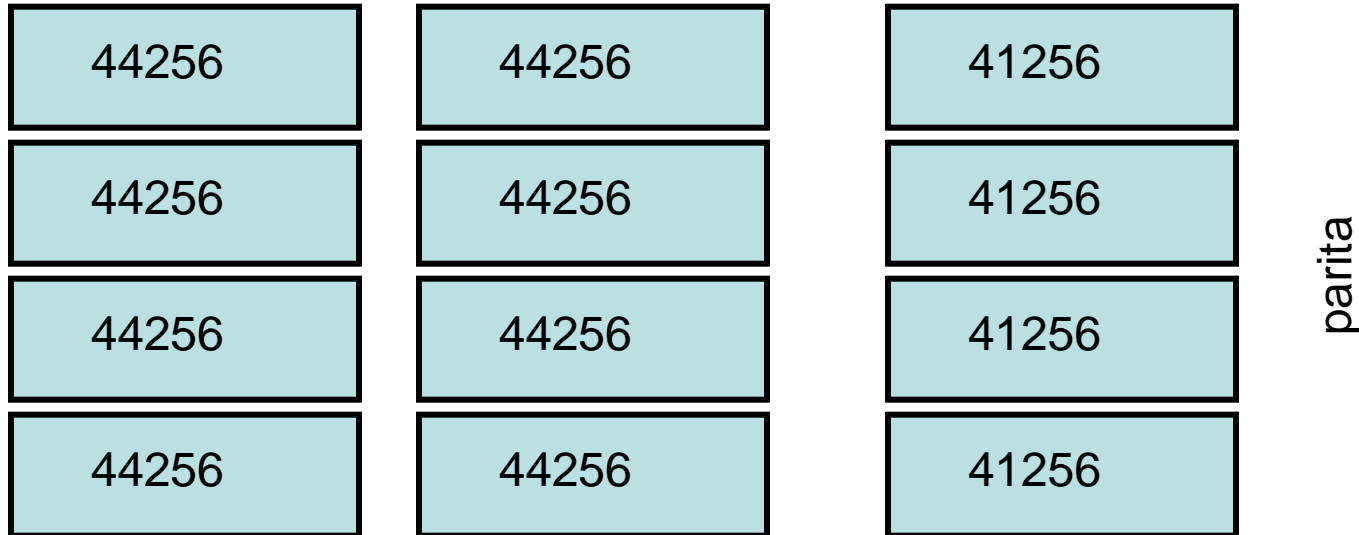
Další vývoj paměťových technologií – počítače na bázi procesorů I80286, I80386, I80486

- **Trendy:**

- zvýšení rychlosti paměťových prvků - vybavovací doba 50 – 70 ns
- konstrukce operační paměti s využitím tzv. **paměťových modulů**
- řešení disproporce mezi rychlostí procesoru (neustále narůstající) a rychlostí paměti (prvky DRAM svou rychlostí zaostávaly za rychlostí procesoru).
- výsledek: zařazení rychlé vyrovnávací paměti do architektury PC na bázi procesoru I80386

Technologie pamětí v PC na bázi I80286

- Charakteristika
 - první typy systémových desek – paměť byla zabudována do systémové desky – samostatné integrované obvody



8 čipů 256k x 4 bity (44256) => 1 MB + 4 čipy 256k x 1 bit (41256) -
parita

1 MB RAM, 1 Mbit parita

4 banky x 256 kB = 1 MB

Terminologie související s 1 MB operační paměti

Specifikace prostředí: mluvíme o rozdělení prvního MB paměti, operační systém DOS

1. konvenční paměť

640 kB, 0h - 9FFFFh

Aplikační programy pod řízením operačního systému MS-DOS, je tvořena souvislým blokem fyzické paměti.

2. rezervovaná paměť

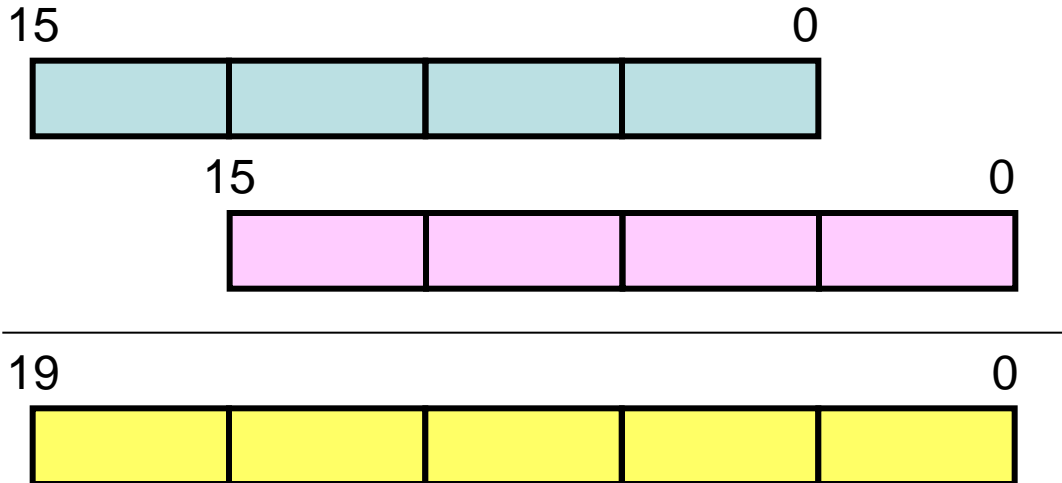
384 kB, A0000h - FFFFFh

Je vyhrazena pro systémové účely, je složena z nespojitých oblastí a její obsazení je závislé na konfiguraci technických prostředků počítače.

V této oblasti byly např. rezervovány dva segmenty A, B pro video paměť, segment C pro video BIOS, zbytek segmentu C a segment D pro jiné účely (např. BIOS síťového adaptéru a jeho vyrovnávací paměť).

Adresace operační paměti v reálném režimu

- Technika z doby I80286:
 - Procesor je 16 bitový (má pouze 16 bitové registry) => zpracovává 16 bitové hodnoty.
 - potřebujeme adresovat 1 MB paměti – 20 bitů adresy
 - Princip využívaný pod operačním systémem DOS.
- 2 složky adresy:
 - 1. složka (vyšší bity fyzické adresy) - segment
 - 2. složka (nižší bity fyzické adresy) - offset



Techniky řešení problémů souvisejících s instalací pouze 1 MB operační paměti

- Stav: na systémové desce nainstalován 1 MB operační paměti, byla snaha tento problém řešit, tzn. pod operačním systémem DOS mít k dispozici vyšší kapacitu než 1 MB.
- Byly k tomu využity techniky **HMA**, **UMB**, **relokace**.
- **HMA - High Memory Area**
 - Prvních (64 kB – 16 B) v paměti nad 1MB 1024 - 1088 kB.
 - Výsadní postavení této oblasti RAM.
 - Možnost adresace oblasti na 1 MB i v reálném režimu:

segment	FFFF	Paměť nad 1 MB je označována
<u>offset</u>	<u>FFFF</u>	jako paměť „extended“ -
součet	10FFEF	rozšířená
 - 1 přetekla o řád výš - tímto mechanismem lze adresovat segment nad 1024 kB, mění se hodnota bitu A20 (tzn. 21 bitu) – to vše pod operačním systémem DOS.

Techniky řešení problémů souvisejících s instalací pouze 1 MB operační paměti - pokračování

UMB (Upper Memory Blocks) – využití jako stínová paměť

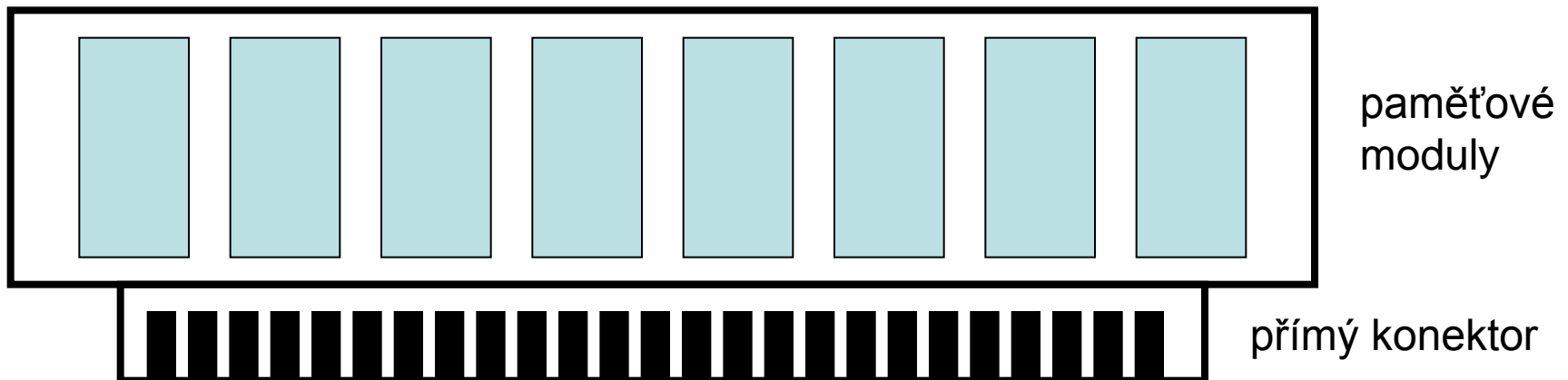
- Oblast mezi adresami 640 kB - 1 MB (je-li zde adresována RAM), využíváná např. jako stínová paměť (shadow RAM).
- Paměť ROM výrazně pomalejší než RAM => snaha o zrychlení komunikace s BIOSem je řešitelná takto:
při inicializaci počítače přenést obsah ROM do neobsazených 384 kB RAM a tím ROM "zastínit"
- při další činnosti interpretovat BIOS ze systémové oblasti RAM
=> ztráta možnosti využít volnou oblast RAM (384 kB) jako rozšířenou paměť, nepoužívalo se zásadně tam, kde je pouze 1 MB RAM, výhoda - dosáhlo se vyšší rychlosti

Relokace

Nevyužité bloky z oblasti rezervované paměti se přesunou do oblasti nad 1 MB.

Pojem paměťových modulů

- Snaha o rozšiřování paměti cestou modulů konkrétní kapacity s definovaným rozhraním (systémová sběrnice).
- Fyzická realizace – vyjímatelný modul, v němž jsou zabudovány paměťové integrované prvky.
- Typický parametr – šířka toku dat.



Technologie pamětí v PC na bázi paměťových modulů

- **Výchozí informace:**
 - Paměťové moduly jsou podle úrovně technologie konstruovány s různou šířkou toku dat – 8/32/64 bitů.
 - Různou šířku datové sběrnice mají procesory.
- **Zásady pro instalaci paměťových modulů:**
 - Paměťové moduly se instalují do banků na systémové desce.
 - **Určení počtu modulů v banku – počet modulů musí být takový, aby byla zaplněna šířka datové sběrnice.**
 - Pokud je banků více, zaplňují se banky od nejnižšího čísla.
- **Příklad:**
 - První typy paměťových modulů měly šířku toku dat 8 bitů.
 - Procesor I80286 (začaly se používat SIMM moduly) – šířka datové sběrnice 16 bitů => bank tvořily dva moduly SIMM.
 - Procesor I80386 - šířka datové sběrnice 32 bitů => bank tvořily čtyři moduly SIMM.
 - SIMM – Single In-Line Memory Module.
 - Proč „single“ – konektorové plošky jsou na obou stranách, v konektoru na desce jsou však propojeny.

Technologie pamětí v PC na bázi paměťových modulů

Instalační tabulka:

Procesor má šířku datové sběrnice 32 bitů.

Instalujeme moduly SIMM.

V řádcích je informace o kapacitě modulu SIMM.

SIMM moduly existovaly v kapacitách 256 kB, 1 MB, 4 MB.

Bank 0	Bank 1	celkem
256 kB	0	1 MB
256 kB	256 kB	2 MB
1 MB	0	4 MB
1 MB	256 kB	5 MB
1 MB	1 MB	8 MB
4 MB	0	16 MB
4 MB	1 MB	20 MB
4 MB	4 MB	32 MB

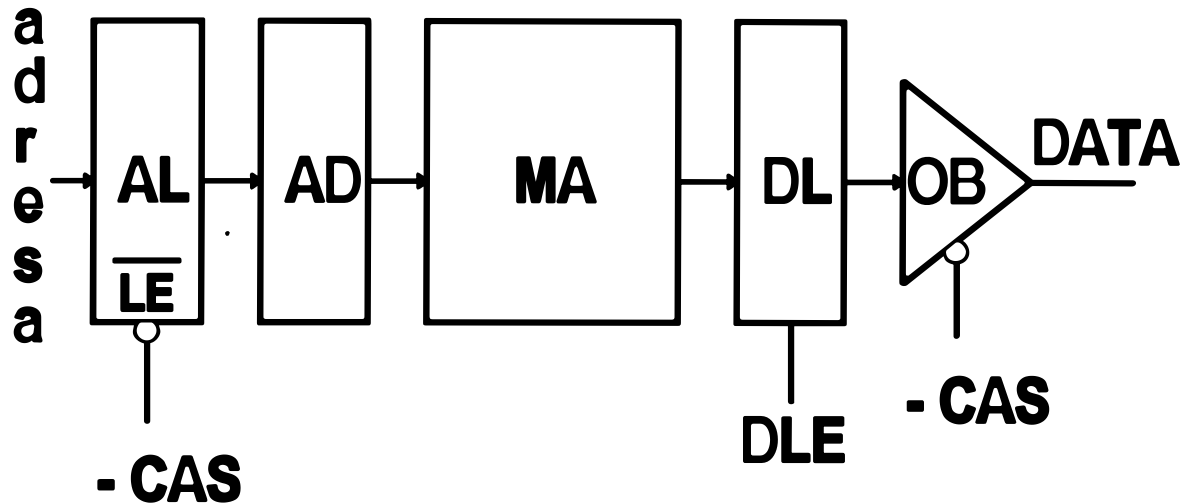
Další vývoj technologie paměťových modulů

- PC na bázi I80486 – šířka datové sběrnice 32 bitů => tabulka pro moduly SIMM vypadala úplně stejně jako pro I80386 (bank tvořily 4 moduly SIMM).
- Později možnost instalovat dlouhé moduly SIMM – šířka toku dat 32 bitů => jeden bank byl tvořen jedním modulem SIMM.
- Pentium a dlouhé moduly SIMM:
 - šířka datové sběrnice Pentia 64 bitů,
 - šířka toku dat dlouhého modulu SIMM – 32 bitů=> jeden bank tvořily dva dlouhé moduly SIMM.
- Později moduly DIMM se šířkou toku dat 64 bitů => bank je tvořen jedním paměťovým modulem.
- Moduly DDR SDRAM.

Další vývoj technologií DRAM

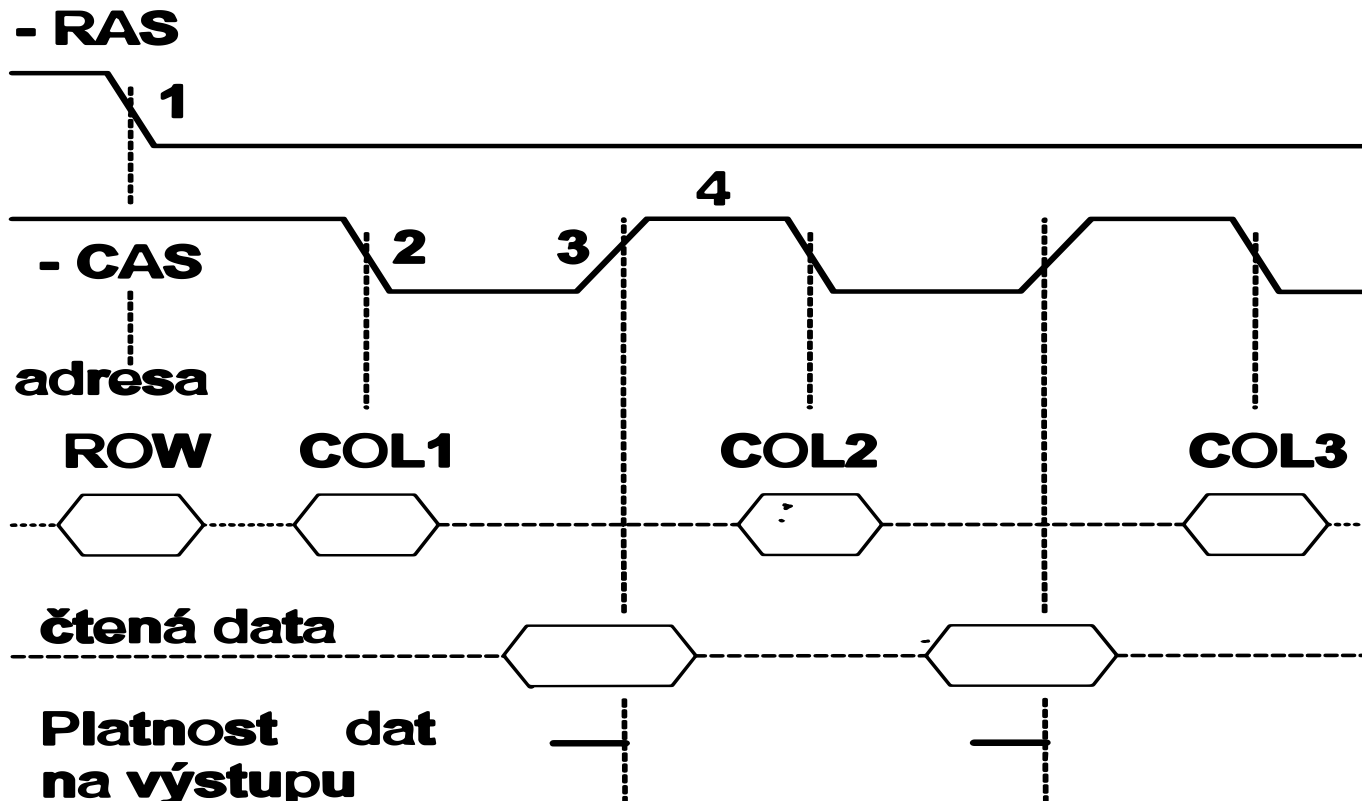
- Snaha o výstavbu nových organizací paměti DRAM:
 - tzn. principiálně stejný paměťový prvek,
 - změna v časových diagramech reflektujících komunikaci mezi řadičem a pamětí,
 - znamená to jistou změnu ve způsobu řízení prvků, které tvoří paměťový modul.
- Výsledek: paměti FPM, EDO, BEDO

Paměť FPM – Fast Page Mode



- Paměť je řízena řadičem paměti – generování signálů CAS, DLE.
- Prvky: AL – Address Latch, AD – Address Decoder, MA – Memory Array, DL – Data Latch, OB – Output Buffer

Časový diagram činnosti paměti FPM

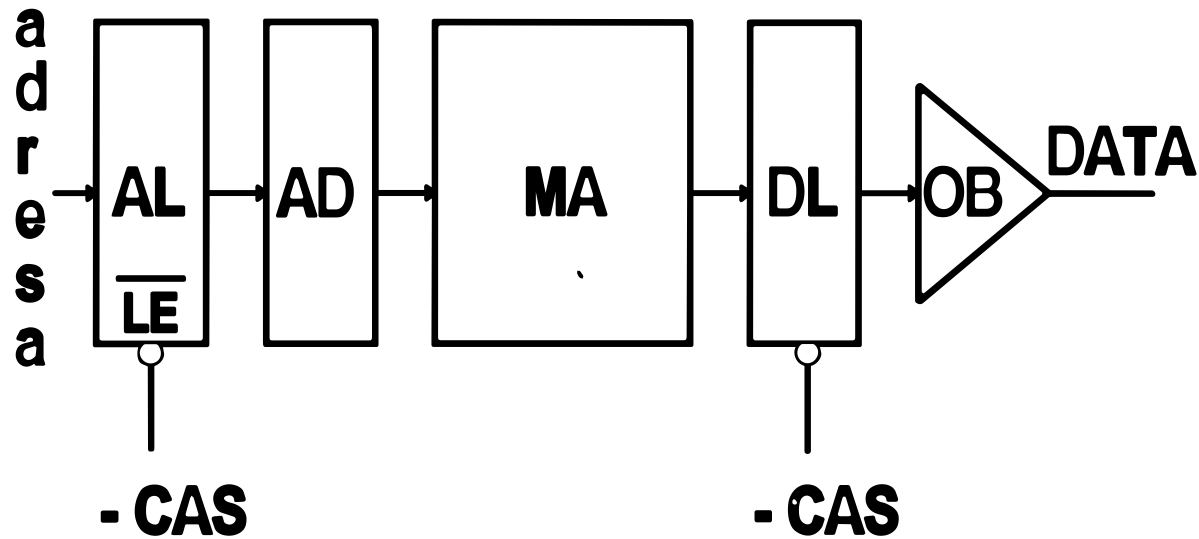


1. Vložení adresy řádku na vstup adresového registru.
2. Vložení adresy sloupce do adresového registru a na vstup paměti.
3. Vložení dat do datového registru a na výstup vyrovnávací paměti.
4. Změna CAS na úroveň H, příprava na další paměťový cyklus.

FPM - poznámky

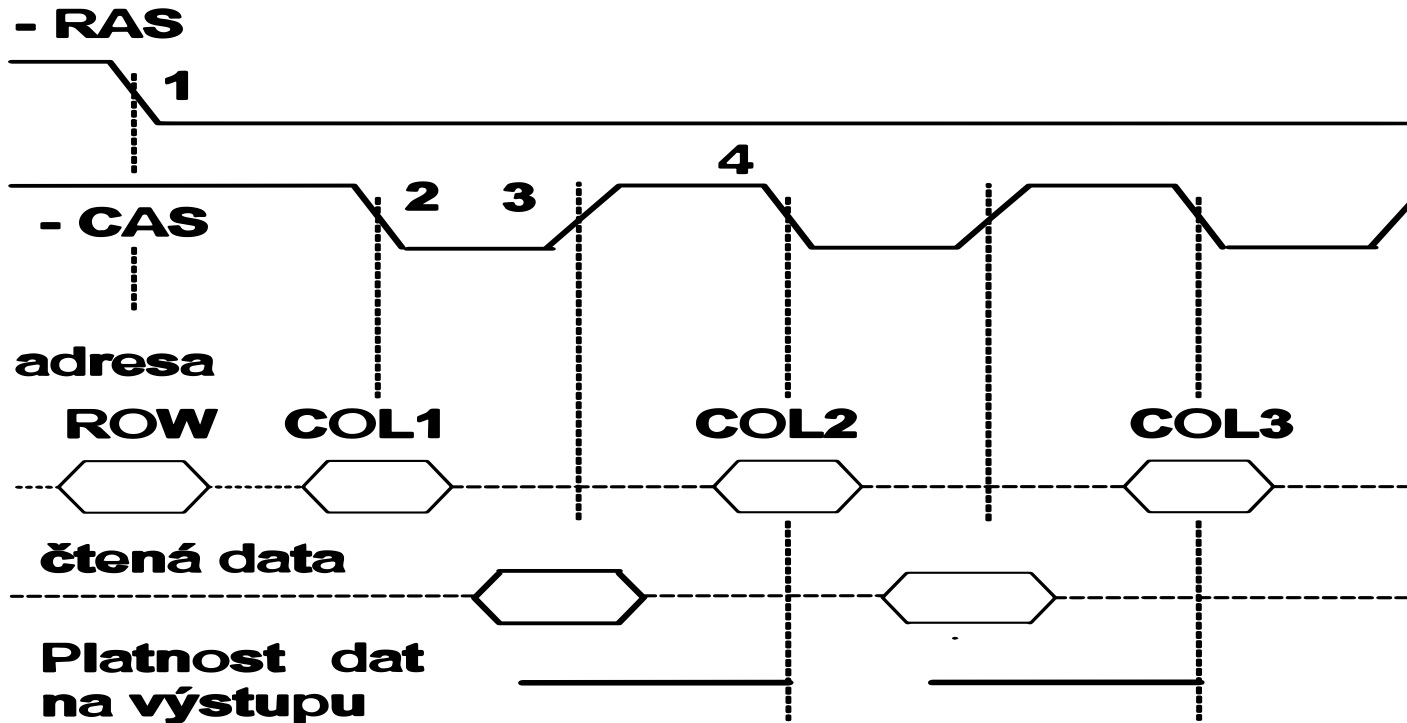
- Registr adresy je při $-CAS = H$ transparentní (informace na vstupu se přenáší na výstup).
- Při $-CAS = H$ se zablokuje výstupní vyrovnávací paměť (data se nepřenáší na výstup), tzn., že po dobu platnosti musí být převzata přijímací stranou – procesorem.
- To je nevýhodné, protože doba platnosti dat na výstupu musí být taková, aby data byla procesorem spolehlivě převzata – s ohledem na tuto skutečnost musí být prodlužován interval $-CAS = L$.

Paměť EDO – Extended Data Out



- Rozdíl proti FPM – OB není blokován

Časový diagram činnosti paměti EDO



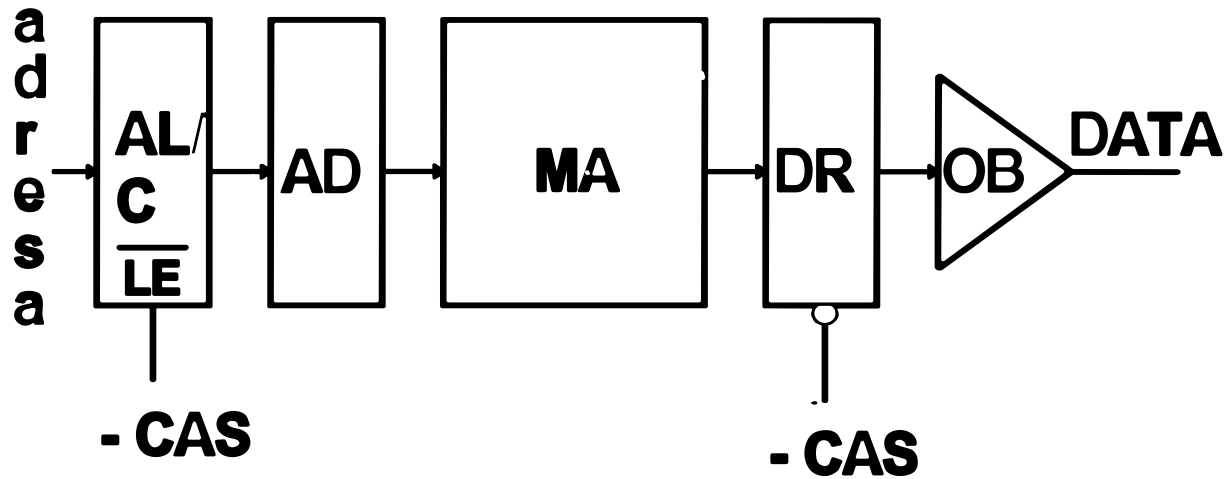
1. Vložení adresy řádku na vstup adresového registru.
2. Vložení adresy sloupce do adresového registru a na vstup paměti.
3. Změna -CAS na úroveň H, čekání na data, příprava na další paměťový cyklus.
4. Vložení dat do datového registru a na výstup vyrovnávací paměti.

Srovnání metod FPM a EDO

U metody EDO je dobu, kdy je $CAS = L$, možné výrazně zkrátit, protože se na data nemusí čekat (ta se do datového registru vloží až v intervalu, kdy je tento signál na úrovni H).

Přípravná fáze na další paměťový cyklus ($- CAS = H$) je využita i pro vložení přečteného slova dat do datového registru - jde o uplatnění jednoduchého principu zřetězení (pipelining).

Paměť BEDO – Burst Enhanced Data-Out



DR – Data Register

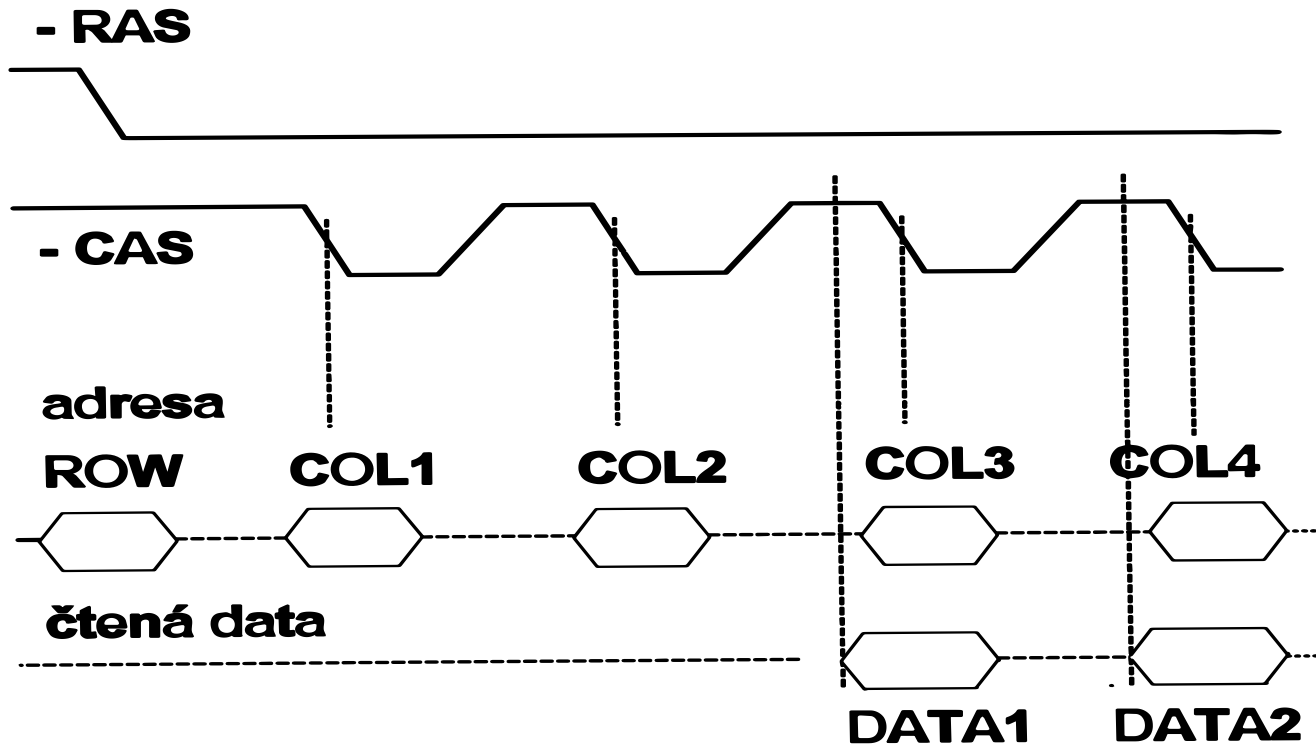
AL/C – Address Latch/counter (plní dvě funkce)

Burst mode – nárazový / souvislý režim

BEDO - poznámky

- Datový registr sestává ze 2 registrů typu latch => data se na výstupu neobjeví jako reakce na první signál CAS ale až na druhý signál CAS.
- Paměti typu BEDO obsahují interní čítač adres, takže se do adresového registru zavádí pouze adresa první, zbývající čtyři se odvodí v čítači postupnou inkrementací – redukce objemu komunikace mezi řadičem paměti a pamětí.
- Tato architektura umožňuje realizovat ještě dokonalejší režim zřetězení než tomu bylo u paměti EDO.

Časový diagram činnosti paměti BEDO



Komentář k časovému diagramu činnosti paměti

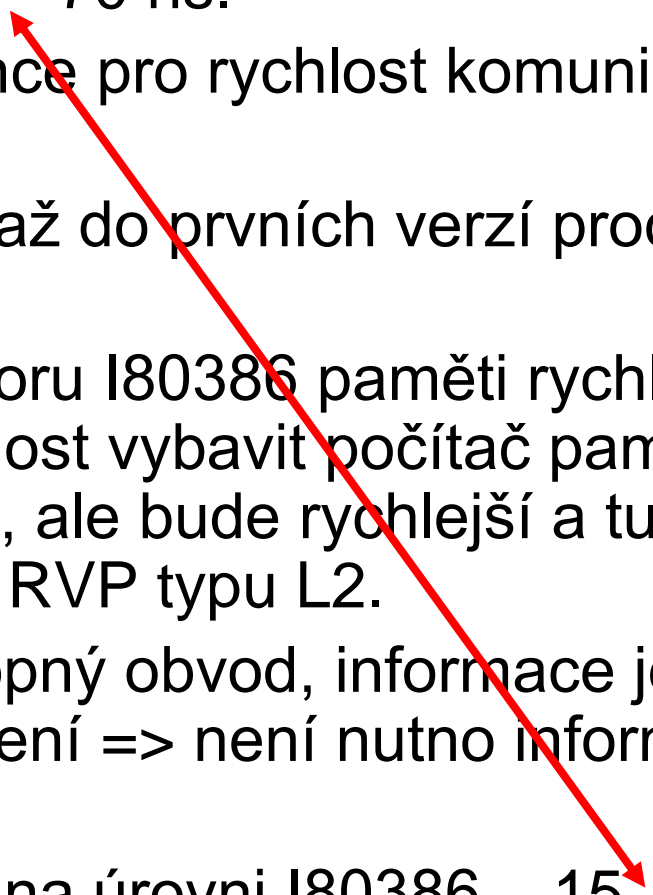
BEDO

1. Vložení adresy řádku na vstup adresového registru.
2. Vložení adresy sloupce do adresového registru a na vstup paměti.
3. Změna CAS na úroveň H, čekání na data.
4. Vložení dat z předcházejícího cyklu do datového registru a na výstup vyrovnávací paměti.

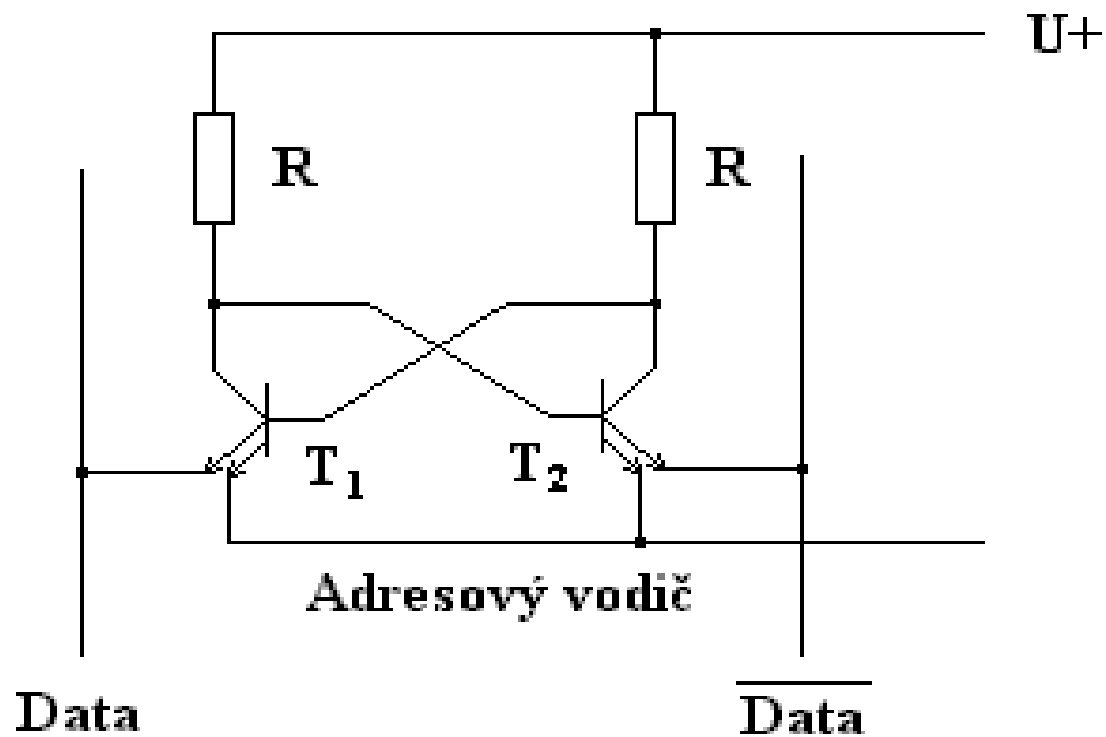
Důležité:

- Všechny uvedené časové diagramy jsou příkladem asynchronního řízení – v komunikaci nejsou synchronizační pulsy, jejichž hrany vymezují okamžiky vyhodnocení stavu na sběrnici.
- Jiná alternativa – SDRAM (SDR SDRAM, DDR SDRAM).
- SDR – Single Data Rate (přenos od jedné hrany synch. pulsu).
- DDR – Double Data Rate (přenos od obou hran synch. pulsu).

Důvody pro zavedení RVP

- Vybavovací doba operační paměti počítačů na bázi procesoru I80386 – 50 – 70 ns.
 - Byly přijaty jisté konvence pro rychlost komunikace procesoru s pamětí.
 - Ty se dařilo dodržovat až do prvních verzí procesoru I80386.
 - Pro vyšší verze procesoru I80386 paměti rychlostně nestačily – vznikla nutnost vybavit počítač pamětí, která bude mít nižší kapacitu, ale bude rychlejší a tudíž dražší (v parametru cena/bit), RVP typu L2.
 - Prvek typu SRAM – klopný obvod, informace je v něm uložena po dobu napájení => není nutno informaci obnovovat.
 - Vybavovací doba RVP na úrovni I80386 – 15 – 20 ns.
- 

Prvek typu SRAM v technologii bipolární



Prvek typu SRAM v technologii MOS

